

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)

SO/PO2392000

PCT/JP01/01160

07.03.01

日 本 国 特 許 庁

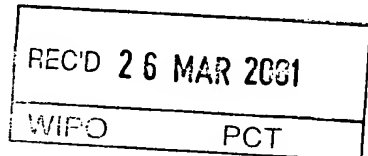
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

2000年 4月25日



出 願 番 号
Application Number:

特願2000-124796

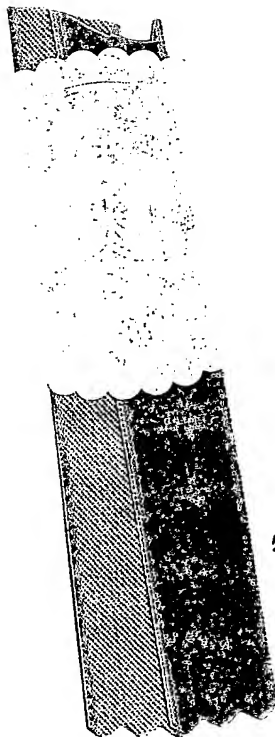
出 願 人
Applicant (s):

ソニー株式会社

JP01/1160
U

**PRIORITY
DOCUMENT**

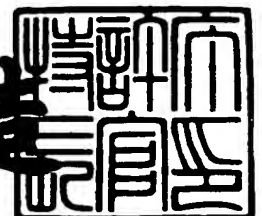
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)



2001年 2月16日

特 許 庁 長 官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2001-3008294

【書類名】 特許願

【整理番号】 9900906503

【提出日】 平成12年 4月25日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 7/13

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 近藤 哲二郎

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 高橋 健治

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 吉川 和志

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代表者】 出井 伸之

【代理人】

【識別番号】 100090376

【弁理士】

【氏名又は名称】 山口 邦夫

【電話番号】 03-3291-6251

【選任した代理人】

【識別番号】 100095496

【弁理士】

【氏名又は名称】 佐々木 榮二

【電話番号】 03-3291-6251

【手数料の表示】

【予納台帳番号】 007548

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9709004

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像信号変換装置、画像信号変換方法、およびそれを使用した画像表示装置

【特許請求の範囲】

【請求項 1】 複数の画素データからなる第 1 の画像信号を複数の画素データからなる第 2 の画像信号に変換する画像信号変換装置において、

上記第 1 の画像信号から、上記第 2 の画像信号に係る注目画素の周辺に位置する複数の第 1 の画素データを選択する第 1 のデータ選択手段と、

上記第 1 のデータ選択手段で選択された上記複数の第 1 の画素データに基づいて、上記注目画素が属するクラスを検出するクラス検出手段と、

少なくとも画像表示デバイスの種類を示す第 1 の識別情報を含む表示デバイス情報を入力するための情報入力部と、

上記情報入力部に入力された上記表示デバイス情報に含まれる上記第 1 の識別情報に対応した画質情報を取得する画質情報取得手段と、

上記クラス検出手段で検出されたクラスおよび上記画質情報取得手段で取得された画質情報に対応して、上記注目画素の画素データを生成する画素データ生成手段と

を備えることを特徴とする画像信号変換装置。

【請求項 2】 上記第 1 の識別情報と上記画質情報との対応関係を予め記憶しておく記憶手段をさらに備え、

上記画質情報取得手段は、上記記憶手段に記憶された上記対応関係を参照して上記画質情報を取得する

ことを特徴とする請求項 1 に記載の画像信号変換装置。

【請求項 3】 上記画素データ生成手段は、

上記クラス検出手段で検出されるクラスおよび上記画質情報取得手段で取得される画質情報の組み合わせ毎に予め生成された推定式の係数データを記憶するメモリを有し、上記クラス検出手段で検出されたクラスおよび上記画質情報取得手段で取得された画質情報に対応した上記係数データを発生する係数データ発生手段と、

上記第 1 の画像信号から、上記第 2 の画像信号に係る注目画素の周辺に位置する複数の第 2 の画素データを選択する第 2 のデータ選択手段と、

上記係数データ発生手段で発生された上記係数データと上記第 2 のデータ選択手段で選択された上記複数の第 2 の画素データとから、上記推定式を用いて上記注目画素の画素データを算出する演算手段と

を備えることを特徴とする請求項 1 に記載の画像信号変換装置。

【請求項 4】 上記係数データ発生手段は、

上記クラス検出手段で検出されるクラスおよび上記画質情報取得手段で取得される画質情報の組み合わせ毎に予め生成された上記推定式の係数データを記憶する第 1 のメモリ部と、

上記第 1 のメモリ部より上記画質情報取得手段で取得された画質情報に対応する各クラスの係数データを読み出す第 1 のデータ読み出し手段と、

上記第 1 のデータ読み出し手段で読み出された各クラスの係数データを記憶する第 2 のメモリ部と、

上記第 2 のメモリ部より上記クラス検出手段で検出されたクラスに対応する係数データを読み出す第 2 のデータ読み出し手段と

を備えることを特徴とする請求項 3 に記載の画像信号変換装置。

【請求項 5】 上記情報入力部に入力された上記表示デバイス情報に画質調整機能があることを示す第 2 の識別情報が含まれるとき、上記画質調整機能を無効とするコマンドを出力する表示デバイス制御手段をさらに備える

ことを特徴とする請求項 1 に記載の画像信号変換装置。

【請求項 6】 上記第 2 の画像信号を供給する画像表示デバイスの接続を検出する接続検出手段と、

上記接続検出手段で上記画像表示デバイスの接続が検出されたとき、上記画像表示デバイスに、上記表示デバイス情報の送信を要求するコマンドを送信する表示デバイス制御手段をさらに備える

ことを特徴とする請求項 1 に記載の画像信号変換装置。

【請求項 7】 複数の画素データからなる第 1 の画像信号を複数の画素データからなる第 2 の画像信号に変換する画像信号変換方法において、

上記第 1 の画像信号から、上記第 2 の画像信号に係る注目画素の周辺に位置する複数の第 1 の画素データを選択するステップと、

上記選択された複数の第 1 の画素データに基づいて、上記注目画素が属するクラスを検出するステップと、

少なくとも画像表示デバイスの種類を示す第 1 の識別情報を含む表示デバイス情報を入力するステップと、

上記入力された表示デバイス情報に含まれる上記第 1 の識別情報に対応した画質情報を取得するステップと、

上記検出されたクラスおよび上記取得された画質情報に対応して、上記注目画素の画素データを生成するステップと

を備えることを特徴とする画像信号変換方法。

【請求項 8】 上記注目画像画素の画素データを生成するステップでは、上記検出されたクラスおよび上記取得された画質情報に対応した上記係数データを発生するステップと、

上記第 1 の画像信号から、上記第 2 の画像信号に係る注目画素の周辺に位置する複数の第 2 の画素データを選択するステップと、

上記発生された係数データと上記選択された複数の第 2 の画素データとから、上記推定式を用いて上記注目画素の画素データを算出するステップと

を備えることを特徴とする請求項 7 に記載の画像信号変換方法。

【請求項 9】 上記入力された表示デバイス情報に画質調整機能があることを示す第 2 の識別情報が含まれるとき、上記画質調整機能を無効とするコマンドを出力するステップをさらに備える

ことを特徴とする請求項 7 に記載の画像信号変換方法。

【請求項 10】 上記第 2 の画像信号を供給する画像表示デバイスが接続されるとき、上記表示デバイス情報を要求するコマンドを出力するステップをさらに備える

ことを特徴とする請求項 7 に記載の画像信号変換方法。

【請求項 11】 複数の画素データからなる第 1 の画像信号を入力する画像信号入力部と、

上記画像信号入力部より入力された上記第 1 の画像信号を複数の画素データからなる第 2 の画像信号に変換して出力する画像信号変換部と、

上記画像信号変換部より出力される上記第 2 の画像信号による画像を表示する画像表示デバイスとを有してなり、

上記画像表示デバイスは、

少なくとも画像表示デバイスの種類を示す第 1 の識別情報を含む表示デバイス情報が記憶された記憶手段と、

上記記憶手段に記憶されている上記表示デバイス情報を上記画像信号変換部に送信する情報送信手段とを備え、

上記画像信号変換部は、

上記第 1 の画像信号から、上記第 2 の画像信号に係る注目画素の周辺に位置する複数の第 1 の画素データを選択する第 1 のデータ選択手段と、

上記第 1 のデータ選択手段で選択された上記複数の第 1 の画素データに基づいて、上記注目画素が属するクラスを検出するクラス検出手段と、

上記画像表示デバイスより送られてくる上記表示デバイス情報を受信する情報受信手段と、

上記情報受信手段で受信された上記表示デバイス情報に含まれる上記第 1 の識別情報に対応した画質情報を取得する画質情報取得手段と、

上記クラス検出手段で検出されたクラスおよび上記画質情報取得手段で取得された画質情報に対応して、上記注目画素の画素データを生成する画素データ生成手段と

を備えることを特徴とする画像表示装置。

【請求項 1 2】 上記画像信号変換部は、上記第 1 の識別情報と上記画質情報との対応関係を予め記憶しておく記憶手段をさらに備え、

上記画質情報取得手段は、上記記憶手段に記憶された上記対応関係を参照して上記画質情報を取得する

ことを特徴とする請求項 1 1 に記載の画像表示装置。

【請求項 1 3】 上記画素データ生成手段は、

上記クラス検出手段で検出されるクラスおよび上記画質情報取得手段で取得さ

れる画質情報の組み合わせ毎に予め生成された推定式の係数データを記憶するメモリを有し、上記クラス検出手段で検出されたクラスおよび上記画質情報取得手段で取得された画質情報に対応した上記係数データを発生する係数データ発生手段と、

上記第 1 の画像信号から、上記第 2 の画像信号に係る注目画素の周辺に位置する複数の第 2 の画素データを選択する第 2 のデータ選択手段と、

上記係数データ発生手段で発生された上記係数データと上記第 2 のデータ選択手段で選択された上記複数の第 2 の画素データとから、上記推定式を用いて上記注目画素の画素データを算出する演算手段と

を備えることを特徴とする請求項 1 1 に記載の画像表示装置。

【請求項 1 4】 上記画像信号変換部は、上記画像表示デバイスが接続されるとき、上記画像表示デバイスに、上記表示デバイス情報の送信を要求するコマンドを送信するコマンド送信手段をさらに備え、

上記画像表示デバイスは、上記画像信号変換部より送られてくる上記コマンドを受信するコマンド受信手段と、このコマンド受信手段で受信された上記コマンドに基づいて、上記表示デバイス情報を上記画像信号変換部に送信するように上記情報送信手段を制御する制御手段とをさらに備える

ことを特徴とする請求項 1 1 に記載の画像表示装置。

【請求項 1 5】 上記画像信号変換部は、上記情報受信手段で受信された上記表示デバイス情報に画質調整機能があることを示す第 2 の識別情報が含まれるとき、上記画質調整機能を無効とするコマンドを上記画像表示デバイスに送信するコマンド送信手段をさらに備え、

上記画像表示デバイスは、上記画像信号変換部より送られてくる上記画質調整機能を無効とするコマンドを受信するコマンド受信手段と、このコマンド受信手段で受信された上記コマンドに基づいて画質調整機能を無効とする制御手段とをさらに備える

ことを特徴とする請求項 1 1 に記載の画像表示装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

この発明は、例えばNTSC方式のビデオ信号をハイビジョンのビデオ信号に変換する際に適用して好適な画像信号変換装置、画像信号変換方法、およびそれを使用した画像表示装置に関する。詳しくは、第1の画像信号を第2の画像信号に変換する際に、第2の画像信号に係る注目画素の画素データを、表示デバイスの種類を示す識別情報に対応して取得された画質情報に基づいて生成することによって、出力画像信号（第2の画像信号）による画像の画質が自動的に表示デバイスに適応したものとなるようにした画像信号変換装置等に係るものである。

【0002】

【従来の技術】

近年、オーディオ・ビジュアル指向の高まりから、より高解像度の画像を得ることができるようなテレビ受信機の開発が望まれ、この要望に応じて、いわゆるハイビジョンが開発された。ハイビジョンの走査線数は、NTSC方式の走査線数が525本であるのに対して、2倍以上の1125本である。また、ハイビジョンの縦横比は、NTSC方式の縦横比が3:4であるのに対して、9:16となっている。このため、ハイビジョンでは、NTSC方式に比べて、高解像度で臨場感のある画像を表示することができる。

【0003】

ハイビジョンはこのように優れた特性を有するが、NTSC方式のビデオ信号をそのまま供給しても、ハイビジョン方式による画像表示を行うことはできない。これは、上述のようにNTSC方式とハイビジョンとでは規格が異なるからである。

【0004】

そこで、NTSC方式のビデオ信号に応じた画像をハイビジョン方式で表示するため、本出願人は、先に、NTSC方式のビデオ信号をハイビジョンのビデオ信号に変換するための変換装置を提案した（特願平6-205934号参照）。この変換装置では、NTSC方式のビデオ信号から、ハイビジョンのビデオ信号に係る注目画素に対応するブロック（領域）の画素データを抽出し、このブロックの画素データのレベル分布パターンに基づいて上記注目画素のクラスを決定し

、このクラスに対応して上記注目画素の画素データを生成するようになっている。

【0005】

【発明が解決しようとする課題】

上記した変換装置で得られるハイビジョンのビデオ信号による画像を表示する表示デバイスとしては、CRT (cathode-ray tube) ディスプレイ、液晶ディスプレイ、プラズマディスプレイ、プロジェクタなどが使用される。上述した変換装置において、ハイビジョンのビデオ信号による画像の画質は固定されており、使用される画像表示デバイスに適応した画質を得ることができなかった。そのため、ユーザは、別途、例えば画像表示デバイスに備えられた画質調整機能によって、画像表示デバイスに適応した画質が得られるように、コントラストやシャープネス等の調整を行う必要があつて面倒であつた。

【0006】

そこで、この発明では、出力画像信号による画像の画質が自動的に画像表示デバイスに適応したものとなり、ユーザによるコントラストやシャープネス等の調整を不要とできる画像信号変換装置等を提供することを目的とする。

【0007】

【課題を解決するための手段】

この発明に係る画像信号変換装置は、複数の画素データからなる第1の画像信号を複数の画素データからなる第2の画像信号に変換する画像信号変換装置において、第1の画像信号から、第2の画像信号に係る注目画素の周辺に位置する複数の第1の画素データを選択する第1のデータ選択手段と、この第1のデータ選択手段で選択された複数の第1の画素データに基づいて、注目画素が属するクラスを検出するクラス検出手段と、少なくとも画像表示デバイスの種類を示す第1の識別情報を含む表示デバイス情報を入力するための情報入力部と、この情報入力部に入力された表示デバイス情報に含まれる第1の識別情報に対応した画質情報を取得する画質情報取得手段と、クラス検出手段で検出されたクラスおよび画質情報取得手段で取得された画質情報に対応して、注目画素の画素データを生成する画素データ生成手段とを備えるものである。

【 0 0 0 8 】

例えば、画素データ生成手段は、クラス検出手段で検出されるクラスおよび画質情報取得手段で取得される画質情報の組み合わせ毎に予め生成された推定式の係数データを記憶するメモリを有し、クラス検出手段で検出されたクラスおよび画質情報取得手段で取得された画質情報に対応した係数データを発生する係数データ発生手段と、第1の画像信号から、第2の画像信号に係る注目画素の周辺に位置する複数の第2の画素データを選択する第2のデータ選択手段と、係数データ発生手段で発生された係数データと第2のデータ選択手段で選択された複数の第2の画素データとから、推定式を用いて注目画素の画素データを算出する演算手段とを備えるものである。

【 0 0 0 9 】

また、この発明に係る画像信号変換方法は、複数の画素データからなる第1の画像信号を複数の画素データからなる第2の画像信号に変換する画像信号変換方法において、第1の画像信号から、第2の画像信号に係る注目画素の周辺に位置する複数の第1の画素データを選択するステップと、選択された複数の第1の画素データに基づいて、注目画素が属するクラスを検出するステップと、少なくとも画像表示デバイスの種類を示す第1の識別情報を含む表示デバイス情報を入力するステップと、入力された表示デバイス情報に含まれる第1の識別情報に対応した画質情報を取得するステップと、検出されたクラスおよび取得された画質情報に対応して、注目画素の画素データを生成するステップとを備えるものである。

【 0 0 1 0 】

また、この発明に係る画像表示装置は、複数の画素データからなる第1の画像信号を入力する画像信号入力部と、この画像信号入力部より入力された第1の画像信号を複数の画素データからなる第2の画像信号に変換して出力する画像信号変換部と、この画像信号変換部より出力される第2の画像信号による画像を表示する画像表示デバイスとを有してなるものである。そして、画像表示デバイスは、少なくとも画像表示デバイスの種類を示す第1の識別情報を含む表示デバイス情報が記憶された記憶手段と、この記憶手段に記憶されている表示デバイス情報

を画像信号変換部に送信する情報送信手段とを備え、画像信号変換部は、第1の画像信号から、第2の画像信号に係る注目画素の周辺に位置する複数の第1の画素データを選択する第1のデータ選択手段と、この第1のデータ選択手段で選択された複数の第1の画素データに基づいて、注目画素が属するクラスを検出するクラス検出手段と、画像表示デバイスより送られてくる表示デバイス情報を受信する情報受信手段と、この情報受信手段で受信された表示デバイス情報に含まれる第1の識別情報に対応した画質情報を取得する画質情報取得手段と、クラス検出手段で検出されたクラスおよび画質情報取得手段で取得された画質情報に対応して、注目画素の画素データを生成する画素データ生成手段とを備えるものである。

【0011】

この発明において、第1の画像信号から、第2の画像信号に係る注目画素の周辺に位置する複数の第1の画素データが選択され、その複数の第1の画素データに基づいて、上記注目画素が属するクラスが検出される。

【0012】

また、画像表示デバイスの種類を示す第1の識別情報に対応した画質情報が取得される。例えば、第1の識別情報と画質情報との対応関係を予め記憶しておく記憶手段が備えられ、記憶手段に記憶された対応関係を参照して、画質情報が取得される。

【0013】

そして、取得された画質情報および検出されたクラスに対応して、注目画素の画素データが生成される。例えば、クラスおよび画質情報の組み合わせ毎に予め生成された推定式の係数データがメモリに記憶されており、このメモリより、取得された画質情報および検出されたクラスに対応した係数データが読み出されると共に、第1の画像信号から、第2の画像信号に係る注目画素の周辺に位置する複数の第2の画素データが選択され、上記推定式により、上記注目画素の画素データが算出される。

【0014】

上述したように、第1の画像信号を第2の画像信号に変換する際に、第2の画

像信号に係る注目画素の画素データは、画像表示デバイスの種類を示す第1の識別情報に対応して取得された画質情報に基づいて生成される。そのため、出力画像信号（第2の画像信号）による画像の画質は自動的に画像表示デバイスに適応したものとなり、ユーザはコントラストやシャープネス等の調整を不要とできる。

【0015】

また、コントラストやシャープネス等の画質調整機能がある画像表示デバイスに第2の画像信号を供給してそれによる画像を表示する場合には、その画質調整機能が無効とされる。これにより、画像表示デバイスの画質調整によって第2の画像信号による画像の画質が劣化することを防止でき、画像信号変換部の性能を最大限に発揮させることが可能となる。

【0016】

【発明の実施の形態】

以下、図面を参照しながら、この発明の実施の形態について説明する。図1は、実施の形態としてのテレビ受信機100の構成を示している。

【0017】

このテレビ受信機100は、放送信号よりSD (Standard Definition) 信号としての525i信号を得、この525i信号をHD (High Definition) 信号としての525p信号または1050i信号に変換し、その525p信号または1050i信号による画像を表示するものである。

【0018】

ここで、525i信号は、ライン数が525本でインタレース方式の画像信号を意味し、525p信号は、ライン数が525本でプログレッシブ方式（ノンインタレース方式と同意）の画像信号を意味し、さらに1050i信号はライン数が1050本でインタレース方式の画像信号を意味している。

【0019】

テレビ受信機100は、マイクロコンピュータを備え、システム全体の動作を制御するためのシステムコントローラ101と、リモートコントロール信号を受信するリモコン信号受信回路102とを有している。リモコン信号受信回路102

は、システムコントローラ 1 0 1 に接続され、リモコン送信機 2 0 0 よりユーザの操作に応じて出力されるリモートコントロール信号 R M を受信し、その信号 R M に対応する操作信号をシステムコントローラ 1 0 1 に供給するように構成されている。

【 0 0 2 0 】

システムコントローラ 1 0 1 は、CPU (Central Processing Unit) 3 0 1 と、画像表示デバイスの種類を示す第 1 の識別情報と画質情報 X との対応関係が記憶されている ROM (read only memory) 3 0 2 と、画像表示デバイス 1 1 1 との間で通信を行うためのバスコントローラ 3 0 3 とを備えている。ROM 3 0 2 およびバスコントローラ 3 0 3 は、CPU 3 0 1 に接続されている。

【 0 0 2 1 】

また、テレビ受信機 1 0 0 は、受信アンテナ 1 0 5 と、この受信アンテナ 1 0 5 で捕らえられた放送信号 (R F 変調信号) が供給され、選局処理、中間周波増幅処理、検波処理等を行って S D 信号 V a (5 2 5 i 信号) を得るチューナ 1 0 6 と、外部より S D 信号 V b (5 2 5 i 信号) を入力する外部入力端子 1 0 7 とを有している。

【 0 0 2 2 】

また、テレビ受信機 1 0 0 は、S D 信号 V a , V b のいずれかを選択的に出力する切換スイッチ 1 0 8 と、この切換スイッチ 1 0 8 より出力される S D 信号を一時的に保存するためのバッファメモリ 1 0 9 とを有している。チューナ 1 0 6 より出力される S D 信号 V a は切換スイッチ 1 0 8 の a 側の固定端子に供給され、外部入力端子 1 0 7 より入力される S D 信号 V b は切換スイッチ 1 0 8 の b 側の固定端子に供給される。この切換スイッチ 1 0 8 の切り換え動作は、システムコントローラ 1 0 1 によって制御される。

【 0 0 2 3 】

また、テレビ受信機 1 0 0 は、バッファメモリ 1 0 9 に一時的に保存される S D 信号 (5 2 5 i 信号) を、H D 信号 (5 2 5 p 信号または 1 0 5 0 i 信号) に変換する画像信号変換部 1 1 0 と、この画像信号変換部 1 1 0 より出力される H D 信号による画像を表示する画像表示デバイス 1 1 1 とを有している。

【 0 0 2 4 】

画像表示デバイス 1 1 1 としては、C R T ディスプレイ、液晶ディスプレイ、プラズマディスプレイ、プロジェクタ等が使用される。画像表示デバイス 1 1 1 は、デバイス全体の動作を制御するための C P U 4 0 1 と、ユーザが画質調整操作等を行うための操作部 4 0 2 と、画像表示デバイス 1 1 1 の種類を示す第 1 の識別情報、画質調整機能があることを示す第 2 の識別情報、さらに画像表示デバイス 1 1 1 に入力すべき H D 信号が 5 2 5 p 信号であるか 1 0 5 0 i 信号であることを示す第 3 の識別情報等を含む表示デバイス情報が予め記憶されている R O M 4 0 3 と、画像信号変換部 1 1 0 との間で通信を行うためのバスコントローラ 4 0 4 とを備えている。操作部 4 0 2、R O M 4 0 3 およびバスコントローラ 4 0 4 は、C P U 4 0 1 に接続されている。

【 0 0 2 5 】

また、画像表示デバイス 1 1 1 は、ビデオ信号入力端子 4 0 5 と、この入力端子 4 0 5 に入力されたビデオ信号に対してコントラストやシャープネス等の画質調整処理をする画質調整部 4 0 6 と、入力端子 4 0 5 に入力されたビデオ信号または画質調整部 4 0 6 で画質調整処理が施されたビデオ信号を選択的に出力する切換スイッチ 4 0 7 と、この切換スイッチ 4 0 7 より出力されるビデオ信号を処理し、表示部 4 0 9 に画像を表示するための表示処理部 4 0 8 とを備えている。入力端子 4 0 5 に入力されるビデオ信号は切換スイッチ 4 0 7 の a 側の固定端子に供給され、画質調整部 4 0 6 で画質調整処理が施されたビデオ信号は切換スイッチ 4 0 7 の b 側の固定端子に供給される。切換スイッチ 4 0 7 の切り換え動作は、C P U 4 0 1 によって制御される。

【 0 0 2 6 】

この画像表示デバイス 1 1 1 の入力端子 4 0 5 が、信号線 5 0 1 によって、画像信号変換部 1 1 0 の出力端子 1 2 9 に接続されることで、画像信号変換部 1 1 0 に画像表示デバイス 1 1 1 が接続される。なお、このとき同時に、画像表示デバイス 1 1 1 のバスコントローラ 4 0 4 は、システムコントローラ 1 0 1 のバスコントローラ 3 0 3 と例えば I E E E 1 3 9 4 バス等からなるバス信号線 5 0 2 によって接続される。

【0027】

図1に示すテレビ受信機100の動作を説明する。

画像信号変換部110に画像表示デバイス111が接続されるとき、つまりシステムコントローラ101のバスコントローラ303に画像表示デバイス111のバスコントローラ404が接続されるとき、システムコントローラ101のCPU301は、その接続を認識して、図2のフローチャートに示す制御動作をする。

【0028】

まず、ステップST1で、表示デバイス情報の送信を要求するコマンドを、画像表示デバイス111に送信する。この場合、CPU301は表示デバイス情報の送信を要求するコマンドを発生してバスコントローラ303に供給する。バスコントローラ303は、当該コマンドをバス信号線502を介して画像表示デバイス111のバスコントローラ404に送信する。

【0029】

画像表示デバイス111のバスコントローラ404は、当該コマンドを受信したとき、それをCPU401に供給する。そして、CPU401は、ROM403より表示デバイス情報を読み出してバスコントローラ404に供給する。バスコントローラ404は、当該表示デバイス情報をバス信号線502を介してシステムコントローラ101のバスコントローラ303に送信する。バスコントローラ303は、当該表示デバイス情報を受信したとき、それをCPU301に供給する。

【0030】

図2に戻って、次に、ステップST2で、画像表示デバイス111より、表示デバイス情報を受信したか否かを判定する。表示デバイス情報を受信したときは、ステップST3で、ROM302より、当該表示デバイス情報に含まれる第1の識別情報（画像表示デバイス111の種類を示す識別情報）と対として記憶されている画質情報Xを読み出して取得する。

【0031】

そして、ステップST4で、表示デバイス情報に含まれる第3の識別情報（画

像表示デバイス 1 1 1 に入力すべき HD 信号が 5 2 5 p 信号であるか 1 0 5 0 i 信号であるかを示す識別情報) と上述したように取得された画質情報とを、画像信号変換部 1 1 0 に制御信号 C T L として供給する。

【 0 0 3 2 】

次に、ステップ S T 5 で、表示デバイス情報に第 2 の識別情報 (画質調整機能があることを示す識別情報) があるか否かを判定する。第 2 の識別情報がないときは、直ちに処理を終了する。第 2 の識別情報があるときは、ステップ S T 6 で、画質調整機能が無効とするためのコマンドを、画像表示デバイス 1 1 1 に送信する。この場合、C P U 3 0 1 は画質調整機能が無効とするためのコマンドを発生してバスコントローラ 3 0 3 に供給する。バスコントローラ 3 0 3 は、当該コマンドをバス信号線 5 0 2 を介して画像表示デバイス 1 1 1 のバスコントローラ 4 0 4 に送信する。

【 0 0 3 3 】

画像表示デバイス 1 1 1 のバスコントローラ 4 0 4 は、当該コマンドを受信したとき、それを C P U 4 0 1 に供給する。そして、C P U 4 0 1 は、切換スイッチ 4 0 7 を制御して a 側に切り換える。これにより、切換スイッチ 4 0 7 より出力されるビデオ信号は、入力端子 4 0 5 に入力されたものと同じくなり、画質調整部 4 0 6 における画質調整が実質的に無効とされる。

【 0 0 3 4 】

なお、切換スイッチ 4 0 7 は、C P U 4 0 1 が画質調整機能が無効とするためのコマンドを受信する前は b 側に切り換えられた状態におかれる。また、切換スイッチ 4 0 7 は、a 側に切り換えられた状態で、画像信号変換部 1 1 0 に対する画像表示デバイス 1 1 1 の接続が解除されるときは、再び b 側に切り換えられる。

【 0 0 3 5 】

また、ユーザのリモコン送信機 2 0 0 の操作でチューナ 1 0 6 より出力される S D 信号 V a に対応する画像表示が指示される場合、システムコントローラ 1 0 1 の制御によって切換スイッチ 1 0 8 は a 側に接続されて、この切換スイッチ 1 0 8 より S D 信号 V a が出力される。一方、ユーザのリモコン送信機 2 0 0 の操

作で外部入力端子107に入力されるSD信号Vbに対応する画像表示が指示される場合、システムコントローラ101の制御によって切換スイッチ108はb側に接続されて、この切換スイッチ108よりSD信号Vbが出力される。

【0036】

切換スイッチ108より出力されるSD信号(525i信号)はバッファメモリ109に記憶されて一時的に保存される。そして、このバッファメモリ109に一時的に保存されたSD信号は画像信号変換部110に供給され、HD信号(525p信号または1050i信号)に変換される。すなわち、画像信号変換部110では、SD信号を構成する画素データ(以下、「SD画素データ」という)から、HD信号を構成する画素データ(以下、「HD画素データ」という)が得られる。

【0037】

ここで、525p信号または1050i信号の選択は、システムコントローラ101のCPU301より、上述したように制御信号CTLとして供給される第3の識別情報に基づいて行われる。この画像信号変換部110の出力端子127より出力されるHD信号は、信号線501を介して、画像表示デバイス111の入力端子405に入力される。

【0038】

画像表示デバイス111において、このように入力端子405に入力されたHD信号は切換スイッチ407のa側を介して表示処理部408に供給され、画像表示のための処理がされる。これにより、表示部409には、入力端子405に入力されたHD信号による画像が表示される。

【0039】

上述したように画像信号変換部110で、SD画素データからHD画素データを得る際、後述するように、HD画素データは推定式によって算出される。この推定式の係数データとして、上述したように制御信号CTLとして供給される画質情報および第3の識別情報に対応したものが選択的に使用される。これにより、画像信号変換部110より出力されるHD信号による画像の画質は、自動的に画像表示デバイス111に対応したものとなり、ユーザは、画像表示デバイス1

11で、別途コントラストやシャープネス等の調整をすることが不要となる。

【0040】

またこの場合、画像表示デバイス111においては、切換スイッチ407がa側に接続され、入力端子405に入力されるHD信号がそのまま表示処理部408に供給されて使用される。これにより、HD信号に画質調整処理が施されることによってHD信号による画像の画質が劣化することが防止され、画像信号変換部110の性能が最大限に発揮されることとなる。

【0041】

次に、図3を参照して、画像信号変換部110の詳細を説明する。

この画像信号変換部110は、バッファメモリ109（図1参照）に記憶されているSD信号（525i信号）より、HD信号（1050i信号または525p信号）に係る注目画素の周辺に位置する複数のSD画素のデータを選択的に取り出して出力する第1～第3のタップ選択回路121～123を有している。

【0042】

第1のタップ選択回路121は、予測に使用するSD画素（「予測タップ」と称する）のデータを選択的に取り出すものである。第2のタップ選択回路122は、SD画素データのレベル分布パターンに対応するクラス分類に使用するSD画素（「空間クラスタップ」と称する）のデータを選択的に取り出すものである。第3のタップ選択回路123は、動きに対応するクラス分類に使用するSD画素（「動きクラスタップ」と称する）のデータを選択的に取り出すものである。なお、空間クラスを複数フィールドに属するSD画素データを使用して決定する場合には、この空間クラスにも動き情報が含まれることになる。

【0043】

図4は、525i信号および525p信号の、あるフレーム（F）の奇数（o）フィールドの画素位置関係を示している。大きなドットが525i信号の画素であり、小さいドットが出力される525p信号の画素である。偶数（e）フィールドでは、525i信号のラインが空間的に0.5ラインずれたものとなる。図4から分かるように、525p信号の画素データとしては、525i信号のラインと同一位置のラインデータL1と、525i信号の上下のラインの中間位置

のラインデータ L 2 とが存在する。また、5 2 5 p 信号の各ラインの画素数は、5 2 5 i 信号の各ラインの画素数の 2 倍である。

【 0 0 4 4 】

図 5 は、5 2 5 i 信号および 1 0 5 0 i 信号のあるフレーム (F) の画素位置関係を示すものであり、奇数 (o) フィールドの画素位置を実線で示し、偶数 (e) フィールドの画素位置を破線で示している。大きなドットが 5 2 5 i 信号の画素であり、小さいドットが出力される 1 0 5 0 i 信号の画素である。図 5 から分かるように、1 0 5 0 i 信号の画素データとしては、5 2 5 i 信号のラインに近い位置のラインデータ L 1, L 1' と、5 2 5 i 信号のラインから遠い位置のラインデータ L 2, L 2' とが存在する。ここで、L 1, L 2 は奇数フィールドのラインデータ、L 1', L 2' は偶数フィールドのラインデータである。また、1 0 5 0 i 信号の各ラインの画素数は、5 2 5 i 信号の各ラインの画素数の 2 倍である。

- 【 0 0 4 5 】

図 6 および図 7 は、5 2 5 i 信号から 5 2 5 p 信号に変換する場合に、第 1 のタップ選択回路 1 2 1 で選択される予測タップ (SD 画素) の具体例を示している。図 6 および図 7 は、時間的に連続するフレーム F-1, F, F+1 の奇数 (o)、偶数 (e) のフィールドの垂直方向の画素位置関係を示している。

【 0 0 4 6 】

図 6 に示すように、フィールド F/o のラインデータ L 1, L 2 を予測するときの予測タップは、次のフィールド F/e に含まれ、作成すべき 5 2 5 p 信号の画素 (注目画素) に対して空間的に近傍位置の SD 画素 T 1, T 2, T 3 と、フィールド F/o に含まれ、作成すべき 5 2 5 p 信号の画素に対して空間的に近傍位置の SD 画素 T 4, T 5, T 6 と、前のフィールド F-1/e に含まれ、作成すべき 5 2 5 p 信号の画素に対して空間的に近傍位置の SD 画素 T 7, T 8, T 9 と、さらに前の F-1/o に含まれ、作成すべき 5 2 5 p 信号の画素に対して空間的に近傍位置の SD 画素 T 10 である。

【 0 0 4 7 】

図 7 に示すように、フィールド F/e のラインデータ L 1, L 2 を予測すると

きの予測タップは、次のフィールド $F+1/o$ に含まれ、作成すべき 5 2 5 p 信号の画素に対して空間的に近傍位置の SD 画素 T_1, T_2, T_3 と、フィールド F/e に含まれ、作成すべき 5 2 5 p 信号の画素に対して空間的に近傍位置の SD 画素 T_4, T_5, T_6 と、前のフィールド F/o に含まれ、作成すべき 5 2 5 p 信号の画素に対して空間的に近傍位置の SD 画素 T_7, T_8, T_9 と、さらに前の $F-1/e$ に含まれ、作成すべき 5 2 5 p 信号の画素に対して空間的に近傍位置の SD 画素 T_{10} である。

【 0 0 4 8 】

なお、ラインデータ L_1 を予測する際には SD 画素 T_9 を予測タップとして選択しないようにし、一方ラインデータ L_2 を予測する際には SD 画素 T_4 を予測タップとして選択しないようにしてもよい。

【 0 0 4 9 】

図 8 および図 9 は、5 2 5 i 信号から 1 0 5 0 i 信号に変換する場合に、第 1 のタップ選択回路 1 2.1 で選択される予測タップ (SD 画素) の具体例を示している。図 8 および図 9 は、時間的に連続するフレーム $F-1, F, F+1$ の奇数 (o)、偶数 (e) のフィールドの垂直方向の画素位置関係を示している。

【 0 0 5 0 】

図 8 に示すように、フィールド F/o のラインデータ L_1, L_2 を予測するときの予測タップは、次のフィールド F/e に含まれ、作成すべき 1 0 5 0 i 信号の画素 (注目画素) に対して空間的に近傍位置の SD 画素 T_1, T_2 と、フィールド F/o に含まれ、作成すべき 5 2 5 p 信号の画素に対して空間的に近傍位置の SD 画素 T_3, T_4, T_5, T_6 と、前のフィールド $F-1/e$ に含まれ、作成すべき 1 0 5 0 i 信号の画素に対して空間的に近傍位置の SD 画素 T_7, T_8 である。

【 0 0 5 1 】

図 9 に示すように、フィールド F/e のラインデータ L_1', L_2' を予測するときの予測タップは、次のフィールド $F+1/o$ に含まれ、作成すべき 1 0 5 0 i p 信号の画素に対して空間的に近傍位置の SD 画素 T_1, T_2 と、フィールド F/e に含まれ、作成すべき 1 0 5 0 i 信号の画素に対して空間的に近傍位置の

SD画素T3, T4, T5, T6と、前のフィールドF/oに含まれ、作成すべき525p信号の画素に対して空間的に近傍位置のSD画素T7, T8である。

【0052】

なお、ラインデータL1, L1'を予測する際にはSD画素T6を予測タップとして選択しないようにし、一方ラインデータL2, L2'を予測する際にはSD画素T3を予測タップとして選択しないようにしてもよい。

【0053】

さらに、図6～図9に示すように複数フィールドの同一位置にあるSD画素に加えて、水平方向の一または複数のSD画素を、予測タップとして選択するようにしてもよい。

【0054】

図10および図11は、525i信号から525p信号に変換する場合に、第2のタップ選択回路122で選択される空間クラスタップ(SD画素)の具体例を示している。図10および図11は、時間的に連続するフレームF-1, F, F+1の奇数(o)、偶数(e)のフィールドの垂直方向の画素位置関係を示している。

【0055】

図10に示すように、フィールドF/oのラインデータL1, L2を予測するときの空間クラスタップは、次のフィールドF/eに含まれ、作成すべき525p信号の画素(注目画素)に対して空間的に近傍位置のSD画素T1, T2と、フィールドF/oに含まれ、作成すべき525p信号の画素に対して空間的に近傍位置のSD画素T3, T4, T5と、前のフィールドF-1/eに含まれ、作成すべき525p信号の画素に対して空間的に近傍位置のSD画素T6, T7である。

【0056】

図11に示すように、フィールドF/eのラインデータL1, L2を予測するときの空間クラスタップは、次のフィールドF+1/oに含まれ、作成すべき525p信号の画素に対して空間的に近傍位置のSD画素T1, T2と、フィールドF/eに含まれ、作成すべき525p信号の画素に対して空間的に近傍位置のS

D画素T3, T4, T5, T6と、前のフィールドF/oに含まれ、作成すべき525p信号の画素に対して空間的に近傍位置のSD画素T6, T7である。

【0057】

なお、ラインデータL1を予測する際にはSD画素T7を空間クラスタップとして選択しないようにし、一方ラインデータL2を予測する際にはSD画素T6を空間クラスタップとして選択しないようにしてもよい。

【0058】

図12および図13は、525i信号から1050i信号に変換する場合に、第2のタップ選択回路122で選択される空間クラスタップ(SD画素)の具体例を示している。図12および図13は、時間的に連続するフレームF-1, F, F+1の奇数(o)、偶数(e)のフィールドの垂直方向の画素位置関係を示している。

【0059】

図12に示すように、フィールドF/oのラインデータL1, L2を予測するときの空間クラスタップは、フィールドF/oに含まれ、作成すべき1050i信号の画素(注目画素)に対して空間的に近傍位置のSD画素T1, T2, T3と、前のフィールドF-1/eに含まれ、作成すべき1050i信号の画素に対して空間的に近傍位置のSD画素T4, T5, T6, T7である。

【0060】

図13に示すように、フィールドF/eのラインデータL1', L2'を予測するときの空間クラスタップは、フィールドF/eに含まれ、作成すべき1050i信号の画素に対して空間的に近傍位置のSD画素T1, T2, T3と、前のフィールドF/oに含まれ、作成すべき1050i信号の画素に対して空間的に近傍位置のSD画素T4, T5, T6, T7である。

【0061】

なお、ラインデータL1, L1'を予測する際にはSD画素T7を空間クラスタップとして選択しないようにし、一方ラインデータL2, L2'を予測する際にはSD画素T4を空間クラスタップとして選択しないようにしてもよい。

【0062】

さらに、図 1 0 ～ 図 1 3 に示すように複数フィールドの同一位置にある S D 画素に加えて、水平方向の一または複数の S D 画素を、空間クラスタップとして選択するようにしてもよい。

【 0 0 6 3 】

図 1 4 は、5 2 5 i 信号から 5 2 5 p 信号に変換する場合に、第 3 のタップ選択回路 1 2 3 で選択される動きクラスタップ (S D 画素) の具体例を示している。図 1 4 は、時間的に連続するフレーム F-1, F の奇数 (o)、偶数 (e) のフィールドの垂直方向の画素位置関係を示している。図 1 4 に示すように、フィールド F/o のラインデータ L 1, L 2 を予測するときの動きクラスタップは、次のフィールド F/e に含まれ、作成すべき 5 2 5 p 信号の画素 (注目画素) に対して空間的に近傍位置の S D 画素 n 2, n 4, n 6 と、フィールド F/o に含まれ、作成すべき 5 2 5 p 信号の画素に対して空間的に近傍位置の S D 画素 n 1, n 3, n 5 と、前のフィールド F-1/e に含まれ、作成すべき 5 2 5 p 信号の画素に対して空間的に近傍位置の S D 画素 m 2, m 4, m 6 と、さらに前のフィールド F-1/o に含まれ、作成すべき 5 2 5 p 信号の画素に対して空間的に近傍位置の S D 画素 m 1, m 3, m 5 である。S D 画素 n 1 ～ n 6 のそれぞれの垂直方向の位置は、S D 画素 m 1 ～ m 6 のそれぞれの垂直方向の位置は一致する。

【 0 0 6 4 】

図 1 5 は、5 2 5 i 信号から 1 0 5 0 i 信号に変換する場合に、第 3 のタップ選択回路 1 2 3 で選択される動きクラスタップ (S D 画素) の具体例を示している。図 1 5 は、時間的に連続するフレーム F-1, F の奇数 (o)、偶数 (e) のフィールドの垂直方向の画素位置関係を示している。図 1 5 に示すように、フィールド F/o のラインデータ L 1, L 2 を予測するときの動きクラスタップは、次のフィールド F/e に含まれ、作成すべき 1 0 5 0 i 信号の画素に対して空間的に近傍位置の S D 画素 n 2, n 4, n 6 と、フィールド F/o に含まれ、作成すべき 1 0 5 0 i 信号の画素に対して空間的に近傍位置の S D 画素 n 1, n 3, n 5 と、前のフィールド F-1/e に含まれ、作成すべき 1 0 5 0 i 信号の画素に対して空間的に近傍位置の S D 画素 m 2, m 4, m 6 と、さらに前のフィールド F-1/o に含まれ、作成すべき 1 0 5 0 i 信号の画素に対して空間的に近傍位置

のSD画素 m_1 , m_3 , m_5 である。SD画素 $n_1 \sim n_6$ のそれぞれの垂直方向の位置は、SD画素 $m_1 \sim m_6$ のそれぞれの垂直方向の位置は一致する。

【0065】

図3に戻って、また、画像信号変換部110は、第2のタップ選択回路122で選択的に取り出される空間クラスタップのデータ（SD画素データ）のレベル分布パターンを検出し、このレベル分布パターンに基づいて空間クラスを検出し、そのクラス情報を出力する空間クラス検出回路124を有している。

【0066】

空間クラス検出回路124では、例えば、各SD画素データを、8ビットデータから2ビットデータに圧縮するような演算が行われる。そして、空間クラス検出回路124からは、各SD画素データに対応した圧縮データが空間クラスのクラス情報として出力される。本実施の形態においては、ADRC（Adaptive Dynamic Range Coding）によって、データ圧縮が行われる。なお、情報圧縮手段としては、ADRC以外にDPCM（予測符号化）、VQ（ベクトル量子化）等を用いてもよい。

【0067】

本来、ADRCは、VTR（Video Tape Recorder）向け高性能符号化用に開発された適応再量子化法であるが、信号レベルの局所的なパターンを短い語長で効率的に表現できるので、上述したデータ圧縮に使用して好適なものである。ADRCを使用する場合、空間クラスタップのデータ（SD画素データ）の最大値をMAX、その最小値をMIN、空間クラスタップのデータのダイナミックレンジを $DR (= MAX - MIN + 1)$ 、再量子化ビット数をPとすると、空間クラスタップのデータとしての各SD画素データ k_i に対して、(1)式の演算により、圧縮データとしての再量子化コード Q_i が得られる。ただし、(1)式において、 $[]$ は切り捨て処理を意味している。空間クラスタップのデータとして、 N_a 個のSD画素データがあるとき、 $i = 1 \sim N_a$ である。

$$Q_i = [(k_i - MIN + 0.5) \cdot 2^P / DR] \quad \dots (1)$$

【0068】

また、画像信号変換部110は、第3のタップ選択回路123で選択的に取り

出される動きクラスタップのデータ（SD画素データ）より、主に動きの程度を表すための動きクラスを検出し、そのクラス情報を出力する動きクラス検出回路 1 2 5 を有している。

【0 0 6 9】

この動きクラス検出回路 1 2 5 では、第 3 のタップ選択回路 1 2 3 で選択的に取り出される動きクラスタップのデータ（SD画素データ） m_i 、 n_i からフレーム間差分が算出され、さらにその差分の絶対値の平均値に対してしきい値処理が行われて動きの指標である動きクラスが検出される。すなわち、動きクラス検出回路 1 2 5 では、(2) 式によって、差分の絶対値の平均値 AV が算出される。第 3 のタップ選択回路 1 2 3 で、例えば上述したように 1 2 個の SD 画素データ $m_1 \sim m_6$ 、 $n_1 \sim n_6$ が取り出されるとき、(2) 式における Nb は 6 である。

【0 0 7 0】

【数 1】

$$AV = \frac{\sum_{i=1}^{Nb} |m_i - n_i|}{Nb} \quad \dots (2)$$

【0 0 7 1】

そして、動きクラス検出回路 1 2 5 では、上述したように算出された平均値 AV が 1 個または複数個のしきい値と比較されて動きクラスのクラス情報 MV が得られる。例えば、3 個のしきい値 th_1 、 th_2 、 th_3 ($th_1 < th_2 < th_3$) が用意され、4 つの動きクラスを検出する場合、 $AV \leq th_1$ のときは $MV = 0$ 、 $th_1 < AV \leq th_2$ のときは $MV = 1$ 、 $th_2 < AV \leq th_3$ のときは $MV = 2$ 、 $th_3 < AV$ のときは $MV = 3$ とされる。

【0 0 7 2】

また、画像信号変換部 1 1 0 は、空間クラス検出回路 1 2 4 より出力される空間クラスのクラス情報としての再量子化コード Q_i と、動きクラス検出回路 1 2

5より出力される動きクラスのクラス情報MVに基づき、作成すべきHD信号（525p信号または1050i信号）の画素（注目画素）が属するクラスを示すクラスコードCLを得るためのクラス合成回路126を有している。

【0073】

このクラス合成回路126では、（3）式によって、クラスコードCLの演算が行われる。なお、（3）式において、Naは空間クラスタップのデータ（SD画素データ）の個数、PはADRCにおける再量子化ビット数を示している。

【0074】

【数2】

$$CL = \sum_{i=1}^{Na} q_i (2^P)^i + MV \cdot 2^{P^{Na}} \quad \dots (3)$$

【0075】

また、画像信号変換部110は、レジスタ130～133と、係数メモリ134とを有している。後述する線順次変換回路128は、525p信号を出力する場合と、1050i信号を出力する場合とで、その動作を切り換える必要がある。レジスタ130は、線順次変換回路128の動作を指定する動作指定情報を格納するものである。線順次変換回路128は、レジスタ130より供給される動作指定情報に従った動作をする。

【0076】

レジスタ131は、第1のタップ選択回路121で選択される予測タップのタップ位置情報を格納するものである。第1のタップ選択回路121は、レジスタ131より供給されるタップ位置情報に従って予測タップを選択する。タップ位置情報は、例えば選択される可能性のある複数のSD画素に対して番号付けを行い、選択するSD画素の番号を指定するものである。以下のタップ位置情報においても同様である。

【0077】

レジスタ132は、第2のタップ選択回路122で選択される空間クラスタッ

プのタップ位置情報を格納するものである。第2のタップ選択回路122は、レジスタ132より供給されるタップ位置情報に従って空間クラスタップを選択する。

【0078】

ここで、レジスタ132には、動きが比較的小さい場合のタップ位置情報Aと、動きが比較的大きい場合のタップ位置情報Bとが格納される。これらタップ位置情報A、Bのいずれを第2のタップ選択回路122に供給するかは、動きクラス検出回路125より出力される動きクラスのクラス情報MVによって選択される。

【0079】

すなわち、動きがないか、あるいは動きが小さいために $MV = 0$ または $MV = 1$ であるときは、タップ位置情報Aが第2のタップ選択回路122に供給され、この第2のタップ選択回路122で選択される空間クラスタップは、図10～図13に示すように、2フィールドに跨るものとされる。また、動きが比較的大きいために $MV = 2$ または $MV = 3$ であるときは、タップ位置情報Bが第2のタップ選択回路122に供給され、この第2のタップ選択回路122で選択される空間クラスタップは、図示せずも、作成すべき画素と同一フィールド内のSD画素のみとされる。

【0080】

なお、上述したレジスタ131にも動きが比較的小さい場合のタップ位置情報と、動きが比較的大きい場合のタップ位置情報が格納されるようにし、第1のタップ選択回路121に供給されるタップ位置情報が動きクラス検出回路125より出力される動きクラスのクラス情報MVによって選択されるようにしてもよい。

【0081】

レジスタ133は、第3のタップ選択回路123で選択される動きクラスタップのタップ位置情報を格納するものである。第3のタップ選択回路123は、レジスタ133より供給されるタップ位置情報に従って動きクラスタップを選択する。

【 0 0 8 2 】

さらに、係数メモリ 1 3 4 は、後述する推定予測演算回路 1 2 7 で使用される推定式の係数データを各クラス毎に格納するものである。この係数データは、S D 信号としての 5 2 5 i 信号を、H D 信号としての 5 2 5 p 信号または 1 0 5 0 i 信号に変換するための情報である。係数メモリ 1 3 4 には上述したクラス合成回路 1 2 6 より出力されるクラスコード C L が読み出しアドレス情報として供給され、この係数メモリ 1 3 4 からはクラスコード C L に対応した係数データが読み出され、推定予測演算回路 1 2 7 に供給されることとなる。

【 0 0 8 3 】

また、画像信号変換部 1 1 0 は、情報メモリバンク 1 3 5 を有している。この情報メモリバンク 1 3 5 には、レジスタ 1 3 0 に格納するための動作指定情報と、レジスタ 1 3 1 ~ 1 3 3 に格納するためのタップ位置情報と、係数メモリ 1 3 4 に格納するための係数データとが予め蓄えられている。

【 0 0 8 4 】

ここで、レジスタ 1 3 0 に格納するための動作指定情報として、情報メモリバンク 1 3 5 には、線順次変換回路 1 2 8 を 5 2 5 p 信号を出力するように動作させるための第 1 の動作指定情報と、線順次変換回路 1 2 8 を 1 0 5 0 i 信号を出力するように動作させるための第 2 の動作指定情報とが予め蓄えられている。情報メモリバンク 1 3 5 には、上述したようにシステムコントローラ 1 0 1 (図 1 参照) の C P U 3 0 1 より、第 3 の識別情報 (画像表示デバイス 1 1 1 に入力すべき H D 信号が 5 2 5 p 信号であるか 1 0 5 0 i 信号であるかを示す識別情報) が制御信号 C T L として供給される。そして、この情報メモリバンク 1 3 5 よりレジスタ 1 3 0 には、その第 3 の識別情報に従って第 1 の動作指定情報または第 2 の動作指定情報がロードされる。

【 0 0 8 5 】

また、情報メモリバンク 1 3 5 には、レジスタ 1 3 1 に格納するための予測タップのタップ位置情報として、第 1 の変換方法 (5 2 5 p) に対応する第 1 のタップ位置情報と、第 2 の変換方法 (1 0 5 0 i) に対応する第 2 のタップ位置情報とが予め蓄えられている。この情報メモリバンク 1 3 5 よりレジスタ 1 3 1 に

は、上述した第3の識別情報に従って第1のタップ位置情報または第2のタップ位置情報がロードされる。

【0086】

また、情報メモリバンク135には、レジスタ132に格納するための空間クラスタップのタップ位置情報として、第1の変換方法(525p)に対応する第1のタップ位置情報と、第2の変換方法(1050i)に対応する第2のタップ位置情報とが予め蓄えられている。なお、第1および第2のタップ位置情報は、それぞれ動きが比較的小さい場合のタップ位置情報と、動きが比較的大きい場合のタップ位置情報とからなっている。この情報メモリバンク135よりレジスタ132には、上述した第3の識別情報に従って第1のタップ位置情報または第2のタップ位置情報がロードされる。

【0087】

また、情報メモリバンク135には、レジスタ133に格納するための動きクラスタップのタップ位置情報として、第1の変換方法(525p)に対応する第1のタップ位置情報と、第2の変換方法(1050i)に対応する第2のタップ位置情報とが予め蓄えられている。この情報メモリバンク135よりレジスタ133には、上述した第3の識別情報に従って第1のタップ位置情報または第2のタップ位置情報がロードされる。

【0088】

また、情報メモリバンク135には、係数メモリ134に格納するための係数データとして、第1および第2の変換方法のそれぞれに対応した複数の画質情報Xにおける各クラス毎の係数データが予め蓄えられている。この複数の画質情報Xに対応する係数データの生成方法については後述する。

【0089】

情報メモリバンク135には、上述したようにシステムコントローラ101(図1参照)のCPU301より、第3の識別情報と共に、ROM302より第1の識別情報に対応して読み出された画質情報Xも制御信号CTLとして供給される。この情報メモリバンク135より係数メモリ134には、画質情報Xおよび第3の識別情報に対応した係数データがロードされる。

【 0 0 9 0 】

また、画像信号変換部 1 1 0 は、第 1 のタップ選択回路 1 2 1 で選択的に取り出される予測タップのデータ (SD 画素データ) x_i と、係数メモリ 1 3 4 より読み出される係数データ w_i とから、作成すべき HD 信号の画素 (注目画素) のデータ (HD 画素データ) を演算する推定予測演算回路 1 2 7 を有している。

【 0 0 9 1 】

この推定予測演算回路 1 2 7 では、5 2 5 p 信号を出力する場合、上述した図 4 に示すように、奇数 (o) フィールドおよび偶数 (e) フィールドで、5 2 5 i 信号のラインと同一位置のラインデータ L_1 と、5 2 5 i 信号の上下のラインの中間位置のラインデータ L_2 とを生成し、また各ラインの画素数を 2 倍とする必要がある。また、この推定演算回路 1 2 7 では、1 0 5 0 i 信号を出力する場合、上述した図 5 に示すように、奇数 (o) フィールドおよび偶数 (e) フィールドで、5 2 5 i 信号のラインに近い位置のラインデータ L_1 、 L_1' と、5 2 5 i 信号のラインから遠い位置のラインデータ L_2 、 L_2' とを生成し、また各ラインの画素数を 2 倍とする必要がある。

【 0 0 9 2 】

従って、推定予測演算回路 1 2 7 では、HD 信号を構成する 4 画素のデータが同時的に生成される。例えば、4 画素のデータはそれぞれ係数データを異にする推定式を使用して同時的に生成されるものであり、係数メモリ 1 3 4 からはそれぞれの推定式の係数データが供給される。ここで、推定予測演算回路 1 2 7 では、予測タップのデータ (SD 画素データ) x_i と、係数メモリ 1 3 4 より読み出される係数データ w_i とから、(4) 式の線形推定式によって、作成すべき HD 画素データ y が演算される。第 1 のタップ選択回路 1 2 1 で選択される予測タップが、図 6 および図 7 に示すように 1 0 個であるとき、(4) 式における n は 1 0 となる。

【 0 0 9 3 】

【数 3】

$$y = \sum_{i=1}^n w_i \cdot x_i \quad \cdot \cdot \cdot \quad (4)$$

【0 0 9 4】

また、画像信号変換部 1 1 0 は、水平周期を 2 倍とするライン倍速処理を行って、推定予測演算回路 1 2 7 より出力されるラインデータ L 1, L 2 (L 1', L 2') を線順次化する線順次変換回路 1 2 8 と、この線順次変換回路 1 2 8 より出力される HD 信号を出力する出力端子 1 2 9 とを有している。

【0 0 9 5】

図 1 6 は、5 2 5 p 信号を出力する場合のライン倍速処理をアナログ波形を用いて示すものである。上述したように、推定予測演算回路 1 2 7 によってラインデータ L 1, L 2 が生成される。ラインデータ L 1 には順に a 1, a 2, a 3, ... のラインが含まれ、ラインデータ L 2 には順に b 1, b 2, b 3, ... のラインが含まれる。線順次変換回路 1 2 8 は、各ラインのデータを時間軸方向に 1/2 に圧縮し、圧縮されたデータを交互に選択することによって、線順次出力 a 0, b 0, a 1, b 1, ... を形成する。

【0 0 9 6】

なお、1 0 5 0 i 信号を出力する場合には、奇数フィールドおよび偶数フィールドでインタレース関係を満たすように、線順次変換回路 1 2 8 が線順次出力を発生する。したがって、線順次変換回路 1 2 8 は、5 2 5 p 信号を出力する場合と、1 0 5 0 i 信号を出力する場合とで、その動作を切り換える必要がある。その動作指定情報は、上述したようにレジスタ 1 3 0 より供給される。

【0 0 9 7】

次に、画像信号変換部 1 1 0 の動作を説明する。

バッファメモリ 1 0 9 (図 1 参照) に記憶されている S D 信号 (5 2 5 i 信号) より、第 2 のタップ選択回路 1 2 2 で、空間クラスタップのデータ (S D 画素データ) が選択的に取り出される。この場合、第 2 のタップ選択回路 1 2 2 では

、レジスタ 1 3 2 より供給される、ユーザによって選択された変換方法、および動きクラス検出回路 1 2 5 で検出される動きクラスに対応したタップ位置情報に基づいて、タップの選択が行われる。

【 0 0 9 8 】

この第 2 のタップ選択回路 1 2 2 で選択的に取り出される空間クラスタップのデータ（SD 画素データ）は空間クラス検出回路 1 2 4 に供給される。この空間クラス検出回路 1 2 4 では、空間クラスタップのデータとしての各 SD 画素データに対して A D R C 処理が施されて空間クラス（主に空間内の波形表現のためのクラス分類）のクラス情報としての再量子化コード Q_i が得られる（（1）式参照）。

【 0 0 9 9 】

また、バッファメモリ 1 0 9 に記憶されている SD 信号（5 2 5 i 信号）より、第 3 のタップ選択回路 1 2 3 で、動きクラスタップのデータ（SD 画素データ）が選択的に取り出される。この場合、第 3 のタップ選択回路 1 2 3 では、レジスタ 1 3 3 より供給される、ユーザによって選択された変換方法に対応したタップ位置情報に基づいて、タップの選択が行われる。

【 0 1 0 0 】

この第 3 のタップ選択回路 1 2 3 で選択的に取り出される動きクラスタップのデータ（SD 画素データ）は動きクラス検出回路 1 2 5 に供給される。この動きクラス検出回路 1 2 5 では、動きクラスタップのデータとしての各 SD 画素データより動きクラス（主に動きの程度を表すためのクラス分類）のクラス情報 MV が得られる。

【 0 1 0 1 】

この動き情報 MV と上述した再量子化コード Q_i はクラス合成回路 1 2 6 に供給される。このクラス合成回路 1 2 6 では、これら動き情報 MV と再量子化コード Q_i とから、作成すべき HD 信号（5 2 5 p 信号または 1 0 5 0 i 信号）の画素（注目画素）が属するクラスを示すクラスコード CL が得られる（（3）式参照）。そして、このクラスコード CL は係数メモリ 1 3 4 に読み出しアドレス情報として供給される。

【0102】

係数メモリ134には、所定の画質情報Xおよび変換方法における各クラス毎の係数データが、情報メモリバンク135よりロードされて格納されている。上述したようにクラスコードCLが読み出しアドレス情報として供給されることで、この係数メモリ134からクラスコードCLに対応した係数データ w_i が読み出されて推定予測演算回路127に供給される。

【0103】

また、バッファメモリ109に記憶されているSD信号(525i信号)より、第1のタップ選択回路121で、予測タップのデータ(SD画素データ)が選択的に取り出される。この場合、第1のタップ選択回路121では、レジスタ131より供給される、ユーザによって選択された変換方法に対応したタップ位置情報に基づいて、タップの選択が行われる。この第1のタップ選択回路121で選択的に取り出される予測タップのデータ(SD画素データ) x_i は推定予測演算回路127に供給される。

【0104】

推定予測演算回路127では、予測タップのデータ(SD画素データ) x_i と、係数メモリ134より読み出される係数データ w_i とから、作成すべきHD信号の画素(注目画素)のデータ(HD画素データ) y が演算される((4)式参照)。この場合、HD信号を構成する4画素のデータが同時的に生成される。

【0105】

これにより、525p信号を出力する第1の変換方法が選択されているときは、奇数(o)フィールドおよび偶数(e)フィールドで、525i信号のラインと同一位置のラインデータ L_1 と、525i信号の上下のラインの中間位置のラインデータ L_2 とが生成される(図4参照)。また、1050i信号を出力する第2の変換方法が選択されているときは、奇数(o)フィールドおよび偶数(e)フィールドで、525i信号のラインに近い位置のラインデータ L_1 、 L_1' と、525i信号のラインから遠い位置のラインデータ L_2 、 L_2' とが生成される(図5参照)。

【0106】

このように推定予測演算回路 1 2 7 で生成されたラインデータ L_1 , L_2 (L_1' , L_2') は線順次変換回路 1 2 8 に供給される。そして、この線順次変換回路 1 2 8 では、ラインデータ L_1 , L_2 (L_1' , L_2') が線順次化されて HD 信号が生成される。そして、この HD 信号が出力端子 1 2 9 に出力される。この場合、線順次変換回路 1 2 8 は、レジスタ 1 3 0 より供給される、第 3 の識別情報に対応した動作指示情報に従った動作をする。そのため、画像表示デバイス 1 1 1 に入力すべき HD 信号が 5 2 5 p 信号であるときは、線順次変換回路 1 2 8 より 5 2 5 p 信号が出力される。一方、画像表示デバイス 1 1 1 に入力すべき HD 信号が 1 0 5 0 i 信号であるときは、線順次変換回路 1 2 8 より 1 0 5 0 i 信号が出力される。

【0 1 0 7】

上述したように、画像表示デバイス 1 1 1 の種類を示す第 1 の識別情報に対応した画質情報 X がシステムコントローラ 1 0 1 より情報メモリバンク 1 3 5 に供給され、係数メモリ 1 3 4 には情報メモリバンク 1 3 5 よりその画質情報 X に対応した各クラスの係数データがロードされる。これにより、画像信号変換部 1 1 0 より出力される HD 信号による画像の画質は、画像表示デバイス 1 1 1 に自動的に適応したものとなり、ユーザは画像表示デバイス 1 1 1 でコントラストやシャープネス等の調整することが不要となる。

【0 1 0 8】

上述したように、情報メモリバンク 1 3 5 には、複数の解像度における各クラス毎の係数データが記憶されている。この係数データは、予め学習によって生成されたものである。

【0 1 0 9】

まず、この学習方法について説明する。(4) 式の推定式に基づく係数データ w_i ($i = 1 \sim n$) を最小自乗法により求める例を示すものとする。一般化した例として、X を入力データ、W を係数データ、Y を予測値として、(5) 式の観測方程式を考える。この (5) 式において、m は学習データの数を示し、n は予測タップの数を示している。

【0 1 1 0】

【数4】

$$XW = Y \quad \dots (5)$$

$$X = \begin{bmatrix} x_{11} & x_{12} & \dots & x_{1n} \\ x_{21} & x_{22} & \dots & x_{2n} \\ \dots & \dots & \dots & \dots \\ x_{m1} & x_{m2} & \dots & x_{mn} \end{bmatrix}, \quad W = \begin{bmatrix} w_1 \\ w_2 \\ \dots \\ w_n \end{bmatrix}, \quad Y = \begin{bmatrix} y_1 \\ y_2 \\ \dots \\ y_m \end{bmatrix}$$

【0111】

(5) 式の観測方程式により収集されたデータに最小自乗法を適用する。この(5) 式の観測方程式をもとに、(6) 式の残差方程式を考える。

【0112】

【数5】

$$XW = Y + E, \quad E = \begin{bmatrix} e_1 \\ e_2 \\ \dots \\ e_m \end{bmatrix} \quad \dots (6)$$

【0113】

(6) 式の残差方程式から、各 w_i の最確値は、(7) 式の e^2 を最小にする条件が成り立つ場合と考えられる。すなわち、(8) 式の条件を考慮すればよいわけである。

【0114】

【数 6】

$$e^2 = \sum_{i=1}^m e_i^2 \quad \dots (7)$$

$$e_1 \frac{\partial e_1}{\partial w_i} + e_2 \frac{\partial e_2}{\partial w_i} + \dots + e_m \frac{\partial e_m}{\partial w_i} = 0 \quad (i=1, 2, \dots, n) \quad \dots (8)$$

【0115】

つまり、(8) 式の i に基づく n 個の条件を考え、これを満たす w_1, w_2, \dots, w_n を算出すればよい。そこで、(6) 式の残差方程式から、(9) 式が得られる。さらに、(9) 式と (5) 式とから、(10) 式が得られる。

【0116】

【数 7】

$$\frac{\partial e_i}{\partial w_1} = x_{i1}, \quad \frac{\partial e_i}{\partial w_2} = x_{i2}, \quad \dots, \quad \frac{\partial e_i}{\partial w_n} = x_{in} \quad (i=1, 2, \dots, m) \quad \dots (9)$$

$$\sum_{i=1}^m e_i x_{i1} = 0, \quad \sum_{i=1}^m e_i x_{i2} = 0, \quad \dots, \quad \sum_{i=1}^m e_i x_{in} = 0 \quad \dots (10)$$

【0117】

そして、(6) 式と (10) 式とから、(11) 式の正規方程式が得られる。

【0118】

【数 8】

$$\left\{ \begin{array}{l} \left(\sum_{j=1}^m x_{j1} x_{j1} \right) w_1 + \left(\sum_{j=1}^m x_{j1} x_{j2} \right) w_2 + \cdots + \left(\sum_{j=1}^m x_{j1} x_{jn} \right) w_n = \left(\sum_{j=1}^m x_{j1} y_j \right) \\ \left(\sum_{j=1}^m x_{j2} x_{j1} \right) w_1 + \left(\sum_{j=1}^m x_{j2} x_{j2} \right) w_2 + \cdots + \left(\sum_{j=1}^m x_{j2} x_{jn} \right) w_n = \left(\sum_{j=1}^m x_{j2} y_j \right) \\ \quad \cdot \quad \cdot \quad \cdot \\ \left(\sum_{j=1}^m x_{jn} x_{j1} \right) w_1 + \left(\sum_{j=1}^m x_{jn} x_{j2} \right) w_2 + \cdots + \left(\sum_{j=1}^m x_{jn} x_{jn} \right) w_n = \left(\sum_{j=1}^m x_{jn} y_j \right) \end{array} \right. \quad \cdot \quad \cdot \quad \cdot \quad (11)$$

【0119】

(11) 式の正規方程式は、未知数の数 n と同じ数の方程式を立てることが可能であるので、各 w_i の最確値を求めることができる。この場合、掃き出し法 (Gauss-Jordan の消去法) 等を用いて連立方程式を解くことになる。

【0120】

図 17 は、上述した係数データの学習フローを示している。学習を行うためには、入力信号と予測対象となる教師信号を用意しておく。

【0121】

まず、ステップ ST31 で、教師信号より得られる注目画素データと入力信号より得られる予測タップの n 個の画素データとの組み合わせを学習データとして生成する。次に、ステップ ST32 で、学習データの生成が終了したか否かを判定し、学習データの生成が終了していないときは、ステップ ST33 でその学習データにおける注目画素データが属するクラスを決定する。このクラスの決定は、注目画素データに対応して入力信号より得られる所定数の画素データに基づいて行われる。

【0122】

そして、ステップ ST34 で、各クラス毎に、ステップ ST31 で生成された学習データ、すなわち注目画素データと予測タップの n 個の画素データとを使用して、(11) 式に示すような正規方程式を生成する。ステップ ST31 ～ステップ ST34 の動作は、学習データの生成が終了するまで繰り返され、多くの学

習データが登録された正規方程式が生成される。

【 0 1 2 3 】

ステップ S T 3 2 で学習データの生成が終了したときは、ステップ S T 3 5 で、各クラス毎に生成された正規方程式を解き、各クラス毎の n 個の係数データ w_i を求める。そして、ステップ S T 3 6 で、クラス別にアドレス分割されたメモリに係数データ w_i を登録して、学習フローを終了する。

【 0 1 2 4 】

次に、図 1 に示したテレビ受信機 1 0 0 の画像信号変換部 1 1 0 内の情報メモリバンク 1 3 5 に記憶される複数の画質情報 X における各クラス毎の係数データ w_i を、上述した学習の原理によって予め生成する係数データ生成装置 1 5 0 の詳細を説明する。図 1 8 は、係数データ生成装置 1 5 0 の構成例を示している。

【 0 1 2 5 】

この係数データ生成装置 1 5 0 は、教師信号としての H D 信号（5 2 5 p 信号／1-0 5-0 i 信号）が入力される入力端子 1 5 1 と、この H D 信号に対して水平および垂直の間引きフィルタ処理を行って、入力信号としての S D 信号を得る 2 次元間引きフィルタ 1 5 2 とを有している。

【 0 1 2 6 】

2 次元間引きフィルタ 1 5 2 には、変換方法選択信号が制御信号として供給される。第 1 の変換方法（図 3 の画像信号変換部 1 1 0 で 5 2 5 i 信号より 5 2 5 p 信号を得る）が選択される場合、2 次元間引きフィルタ 1 5 2 では 5 2 5 p 信号に対して間引き処理が施されて S D 信号が生成される（図 4 参照）。一方、第 2 の変換方法（図 3 の画像信号変換部 1 1 0 で 5 2 5 i 信号より 1 0 5 0 i 信号を得る）が選択される場合、2 次元間引きフィルタ 1 5 2 では 1 0 5 0 i 信号に対して間引き処理が施されて S D 信号が生成される（図 5 参照）。

【 0 1 2 7 】

また、2 次元間引きフィルタ 1 5 2 には、画質情報 X が制御信号として供給される。この画質情報 X は、図 1 に示すテレビ受信機 1 0 0 において、システムコントローラ 1 0 1 の R O M 3 0 2 に記憶されている画質情報 X と同義である。2 次元間引きフィルタ 1 5 2 では、画質情報 X の値に応じて処理内容が変更され、

生成されるSD信号の画質が変化するようにされる。

【0128】

例えば、2次元間引きフィルタ152はガウシアンフィルタを用いて構成される。この場合、HD信号を構成する垂直方向の画素データが(12)式で示される1次元ガウシアンフィルタにより間引き処理され、同様にHD信号を構成する水平方向の画素データも同様の1次元ガウシアンフィルタにより間引き処理されることでSD信号が生成される。このように2次元間引きフィルタ152がガウシアンフィルタを用いて構成される場合、画質情報Xの値に応じて標準偏差 σ の値が変更される。

【0129】

【数9】

$$O u t = \frac{1.0}{\sigma \sqrt{2.0 \pi}} e^{\frac{-(4.0x-37)^2}{2.0 \sigma^2}} \quad \cdot \cdot \cdot (12)$$

【0130】

例えば、画質情報1では $\sigma = 0.5$ とされ、画質情報2では $\sigma = 1.2$ とされ、画質情報3では $\sigma = 1.6$ とされ、画質情報4では $\sigma = 2.0$ とされ、画質情報5では $\sigma = 2.4$ とされ、画質情報6では $\sigma = 2.8$ とされ、画質情報7では $\sigma = 3.0$ とされる。この場合、 σ の値が大きい程、図3の画像信号変換部110で生成されるHD信号による画像の解像度を高くする係数データが得られることとなる。

【0131】

上述した図1のテレビ受信機100において、画像表示デバイス111よりシステムコントローラ101に送られてくるその種類を示す第1の識別情報が、例えばCRTディスプレイ、液晶ディスプレイ、プラズマディスプレイ、プロジェクタを示しているとき、CPU301は、ROM302より、それぞれ画質情報4、画質情報3、画質情報5、画質情報6を取得し、画像信号変換部110ではそれぞれの画質情報Xに応じて生成された計数データが情報メモリバンク134

より係数メモリ 1 3 4 にロードされて使用される。

【 0 1 3 2 】

なお例えば、第 1 の識別情報と第 3 の識別情報との関係は、第 1 の識別情報が CRT ディスプレイを示すとき、第 3 の識別情報は入力すべき HD 信号が 5 2 5 p 信号または 1 0 5 0 i 信号であることを示すようにされ、第 1 の識別情報が液晶ディスプレイを示すとき、第 3 の識別情報は入力すべき HD 信号が 1 0 5 0 i 信号であることを示すようにされ、第 1 の識別情報がプラズマディスプレイを示すとき、第 3 の識別情報は入力すべき HD 信号が 5 2 5 p 信号であることを示すようにされ、第 1 の識別信号がプロジェクタを示すとき、第 3 の識別情報は 5 2 5 p 信号であることを示すようにされる。

【 0 1 3 3 】

図 1 9 は、上述した画像表示デバイスの種類、係数データの傾向、標準偏差 σ および HD 信号の種類の関係例を示している。

【 0 1 3 4 】

また、図 1 8 に戻って、係数データ生成装置 1 5 0 は、2 次元間引きフィルタ 1 5 2 より出力される SD 信号（5 2 5 i 信号）より、HD 信号（1 0 5 0 i 信号または 5 2 5 p 信号）に係る注目画素の周辺に位置する複数の SD 画素のデータを選択的に取り出して出力する第 1 ～第 3 のタップ選択回路 1 5 3 ～1 5 5 を有している。

【 0 1 3 5 】

これら第 1 ～第 3 のタップ選択回路 1 5 3 ～1 5 5 は、上述した画像信号変換部 1 1 0 の第 1 ～第 3 のタップ選択回路 1 2 1 ～1 2 3 と同様に構成される。これら第 1 ～第 3 のタップ選択回路 1 5 3 ～1 5 5 で選択されるタップは、タップ選択制御部 1 5 6 からのタップ位置情報によって指定される。

【 0 1 3 6 】

タップ選択制御回路 1 5 6 には、変換方法選択信号が制御信号として供給される。第 1 の変換方法が選択される場合と第 2 の変換方法が選択される場合とで、第 1 ～第 3 のタップ選択回路 1 5 3 ～1 5 5 に供給されるタップ位置情報が異なるようにされている。また、タップ選択制御回路 1 5 6 には後述する動きクラス

検出回路 1 5 8 より出力される動きクラスのクラス情報 MV が供給される。これにより、第 2 のタップ選択回路 1 5 4 に供給されるタップ位置情報が動きが大きいか小さいかによって異なるようにされる。

【 0 1 3 7 】

また、係数データ生成装置 1 5 0 は、第 2 のタップ選択回路 1 5 4 で選択的に取り出される空間クラスタップのデータ (SD 画素データ) のレベル分布パターンを検出し、このレベル分布パターンに基づいて空間クラスを検出し、そのクラス情報を出力する空間クラス検出回路 1 5 7 を有している。この空間クラス検出回路 1 5 7 は、上述した画像信号変換部 1 1 0 の空間クラス検出回路 1 2 4 と同様に構成される。この空間クラス検出回路 1 5 7 からは、空間クラスタップのデータとしての各 SD 画素データ毎の再量子化コード Q_i が空間クラスを示すクラス情報として出力される。

【 0 1 3 8 】

また、係数データ生成装置 1 5 0 は、第 3 のタップ選択回路 1 5 5 で選択的に取り出される動きクラスタップのデータ (SD 画素データ) より、主に動きの程度を表すための動きクラスを検出し、そのクラス情報 MV を出力する動きクラス検出回路 1 5 8 を有している。この動きクラス検出回路 1 5 8 は、上述した画像信号変換部 1 1 0 の動きクラス検出回路 1 2 5 と同様に構成される。この動きクラス検出回路 1 5 8 では、第 3 のタップ選択回路 1 5 5 で選択的に取り出される動きクラスタップのデータ (SD 画素データ) からフレーム間差分が算出され、さらにその差分の絶対値の平均値に対してしきい値処理が行われて動きの指標である動きクラスが検出される。

【 0 1 3 9 】

また、係数データ生成装置 1 5 0 は、空間クラス検出回路 1 5 7 より出力される空間クラスのクラス情報としての再量子化コード Q_i と、動きクラス検出回路 1 5 8 より出力される動きクラスのクラス情報 MV に基づき、HD 信号 (5 2 5 p 信号または 1 0 5 0 i 信号) に係る注目画素が属するクラスを示すクラスコード CL を得るためのクラス合成回路 1 5 9 を有している。このクラス合成回路 1 5 9 も、上述した画像信号変換部 1 1 0 のクラス合成回路 1 2 6 と同様に構成さ

れる。

【0140】

また、係数データ生成装置150は、入力端子151に供給されるHD信号より得られる注目画素データとしての各HD画素データ y と、この各HD画素データ y にそれぞれ対応して第1のタップ選択回路153で選択的に取り出される予測タップのデータ（SD画素データ） x_i と、各HD画素データ y にそれぞれ対応してクラス合成回路159より出力されるクラスコードCLとから、各クラス毎に、 n 個の係数データ w_i を得るための正規方程式（（11）式参照）を生成する正規方程式生成部160を有している。

【0141】

この場合、一個のHD画素データ y とそれに対応する n 個の予測タップ画素データとの組み合わせで上述した学習データが生成され、従って正規方程式生成部160では多くの学習データが登録された正規方程式が生成される。なお、図示せずとも、第1のタップ選択回路153の前段に時間合わせ用の遅延回路を配置することで、この第1のタップ選択回路153から正規方程式生成部160に供給されるSD画素データ x_i のタイミング合わせを行うことができる。

【0142】

また、係数データ生成装置150は、正規方程式生成部160で各クラス毎に生成された正規方程式のデータが供給され、各クラス毎に生成された正規方程式を解いて、各クラス毎の係数データ w_i を求める係数データ決定部161と、この求められた係数データ w_i を記憶する係数メモリ162とを有している。係数データ決定部161では、正規方程式が例えば掃き出し法などによって解かれて、係数データ w_i が求められる。

【0143】

図18に示す係数データ生成装置150の動作を説明する。入力端子151には教師信号としてのHD信号（525p信号または1050i信号）が供給され、そしてこのHD信号に対して2次元間引きフィルタ152で水平および垂直の間引き処理が行われて入力信号としてのSD信号（525i信号）が生成される。

【 0 1 4 4 】

この場合、第 1 の変換方法（図 1 の画像信号変換部 1 1 0 で 5 2 5 i 信号より 5 2 5 p 信号を得る）が選択される場合、2 次元間引きフィルタ 1 5 2 では 5 2 5 p 信号に対して間引き処理が施されて S D 信号が生成される。一方、第 2 の変換方法（図 1 の画像信号変換部 1 1 0 で 5 2 5 i 信号より 1 0 5 0 i 信号を得る）が選択される場合、2 次元間引きフィルタ 1 5 2 では 1 0 5 0 i 信号に対して間引き処理が施されて S D 信号が生成される。

【 0 1 4 5 】

またこの場合、生成される S D 信号による画像の画質は画質情報 X に対応したものとなる。例えば、S D 信号による画像の解像度が低くなるほど、図 1 の画像信号変換部 1 1 0 で生成される H D 信号による画像の解像度を高くする係数データが得られる。

【 0 1 4 6 】

この S D 信号（5 2 5 i 信号）より、第 2 のタップ選択回路 1 5 4 で、H D 信号（5 2 5 p 信号または 1 0 5 0 i 信号）に係る注目画素の周辺に位置する空間クラスタップのデータ（S D 画素データ）が選択的に取り出される。この第 2 のタップ選択回路 1 5 4 では、タップ選択制御回路 1 5 6 より供給される、選択された変換方法、および動きクラス検出回路 1 5 8 で検出される動きクラスに対応したタップ位置情報に基づいて、タップの選択が行われる。

【 0 1 4 7 】

この第 2 のタップ選択回路 1 5 4 で選択的に取り出される空間クラスタップのデータ（S D 画素データ）は空間クラス検出回路 1 5 7 に供給される。この空間クラス検出回路 1 5 7 では、空間クラスタップのデータとしての各 S D 画素データに対して A D R C 処理が施されて空間クラス（主に空間内の波形表現のためのクラス分類）のクラス情報としての再量子化コード Q_i が得られる（（1）式参照）。

【 0 1 4 8 】

また、2 次元間引きフィルタ 1 5 2 で生成された S D 信号より、第 3 のタップ選択回路 1 5 5 で、H D 信号に係る注目画素の周辺に位置する動きクラスタップ

のデータ（SD画素データ）が選択的に取り出される。この場合、第3のタップ選択回路155では、タップ選択制御回路156より供給される、選択された変換方法に対応したタップ位置情報に基づいて、タップの選択が行われる。

【0149】

この第3のタップ選択回路155で選択的に取り出される動きクラスタップのデータ（SD画素データ）は動きクラス検出回路158に供給される。この動きクラス検出回路158では、動きクラスタップのデータとしての各SD画素データより動きクラス（主に動きの程度を表すためのクラス分類）のクラス情報MVが得られる。

【0150】

この動き情報MVと上述した再量子化コード Q_i はクラス合成回路159に供給される。このクラス合成回路159では、これら動き情報MVと再量子化コード Q_i とから、HD信号（525p信号または1050i信号）に係る注目画素が属するクラスを示すクラスコードCLが得られる（（3）式参照）。

【0151】

また、2次元間引きフィルタ152で生成されるSD信号より、第1のタップ選択回路153で、HD信号に係る注目画素の周辺に位置する予測タップのデータ（SD画素データ）が選択的に取り出される。この場合、第1のタップ選択回路153では、タップ選択制御回路156より供給される、選択された変換方法に対応したタップ位置情報に基づいて、タップの選択が行われる。

【0152】

そして、入力端子151に供給されるHD信号より得られる注目画素データとしての各HD画素データ y と、この各HD画素データ y にそれぞれ対応して第1のタップ選択回路121で選択的に取り出される予測タップのデータ（SD画素データ） x_i と、各HD画素データ y にそれぞれ対応してクラス合成回路159より出力されるクラスコードCLとから、正規方程式生成部160では、各クラス毎に、 n 個の係数データ w_i を生成するための正規方程式が生成される。

【0153】

そして、係数データ決定部161でその正規方程式が解かれ、各クラス毎の係

数データ w_i が求められ、その係数データ w_i はクラス別にアドレス分割された係数メモリ 1 6 2 に記憶される。

【 0 1 5 4 】

このように、図 1 8 に示す係数データ生成装置 1 5 0 においては、図 1 の画像信号変換部 1 1 0 の情報メモリバンク 1 3 5 に記憶される各クラス毎の係数データ w_i を生成することができる。

【 0 1 5 5 】

この場合、2次元間引きフィルタ 1 5 2 では、選択された変換方法によって 5 2 5 p 信号または 1 0 5 0 i 信号を使用して S D 信号 (5 2 5 i 信号) が生成されるものであり、第 1 の変換方法 (画像信号変換部 1 1 0 で 5 2 5 i 信号より 5 2 5 p 信号を得る) および第 2 の変換方法 (画像信号変換部 1 1 0 で 5 2 5 i 信号より 1 0 5 0 i 信号を得る) に対応した係数データを生成できる。

【 0 1 5 6 】

また、2次元間引きフィルタ 1 5 2 で生成される S D 信号による画像の画質を画質情報 X によって変化させることができる。そのため、この S D 信号による画像の画質を変化させて各クラス毎の係数データを決定していくことで、複数の画質情報 X における各クラス毎の係数データを生成できる。

【 0 1 5 7 】

なお、上述実施の形態においては、H D 信号を生成する際の推定式として線形一次方程式を使用したものを挙げたが、推定式として高次方程式を使用するものであってもよい。

【 0 1 5 8 】

また、上述実施の形態においては、S D 信号 (5 2 5 i 信号) を H D 信号 (5 2 5 p 信号または 1 0 5 0 i 信号) に変換する例を示したが、この発明はそれに限定されるものでなく、推定式を使用して第 1 の画像信号を第 2 の画像信号に変換するその他の場合にも同様に適用できることは勿論である。

【 0 1 5 9 】

また、上述実施の形態においては、画像表示デバイス 1 1 1 として C R T ディスプレイ、液晶ディスプレイ、プラズマディスプレイ、プロジェクタを例として

挙げたものであるが、この発明はその他の画像表示デバイスを使用するものにも同様に適用できる。

【0160】

【発明の効果】

この発明によれば、第1の画像信号を第2の画像信号に変換する際に、第2の画像信号に係る注目画素の画素データを、画像表示デバイスの種類を示す第1の識別情報に対応して取得された画質情報に基づいて生成するものである。したがって、出力画像信号（第2の画像信号）による画像の画質は自動的に画像表示デバイスに適応したものとなり、ユーザはコントラストやシャープネス等の調整を不要とできる。

【0161】

また、この発明によれば、コントラストやシャープネス等の画質調整機能がある画像表示デバイスに第2の画像信号を供給してそれによる画像を表示する場合には、その画質調整機能を無効とするものである。したがって、画像表示デバイスの画質調整によって第2の画像信号による画像の画質が劣化することを防止でき、画像信号変換部の性能を最大限に発揮させることができる。

【図面の簡単な説明】

【図1】

実施の形態としてのテレビ受信機の構成を示すブロック図である。

【図2】

画像表示デバイス接続時の制御動作を示すフローチャートである。

【図3】

画像信号変換部の構成を示すブロック図である。

【図4】

525i信号と525p信号の画素位置関係を説明するための図である。

【図5】

525i信号と1050i信号の画素位置関係を説明するための図である。

【図6】

525iと525pの画素位置関係と、予測タップの一例を示す図である。

【図 7】

5 2 5 i と 5 2 5 p の画素位置関係と、予測タップの一例を示す図である。

【図 8】

5 2 5 i と 1 0 5 0 i の画素位置関係と、予測タップの一例を示す図である。

【図 9】

5 2 5 i と 1 0 5 0 i の画素位置関係と、予測タップの一例を示す図である。

【図 1 0】

5 2 5 i と 5 2 5 p の画素位置関係と、空間クラスタップの一例を示す図である。

【図 1 1】

5 2 5 i と 5 2 5 p の画素位置関係と、空間クラスタップの一例を示す図である。

【図 1 2】

5 2 5 i と 1 0 5 0 i の画素位置関係と、空間クラスタップの一例を示す図である。

【図 1 3】

5 2 5 i と 1 0 5 0 i の画素位置関係と、空間クラスタップの一例を示す図である。

【図 1 4】

5 2 5 i と 5 2 5 p の画素位置関係と、動きクラスタップの一例を示す図である。

【図 1 5】

5 2 5 i と 1 0 5 0 i の画素位置関係と、動きクラスタップの一例を示す図である。

【図 1 6】

5 2 5 p 信号を出力する場合のライン倍速処理を説明するための図である。

【図 1 7】

係数データの学習フローを示すフローチャートである。

【図 1 8】

係数データ生成装置の構成例を示すブロック図である。

【図 1 9】

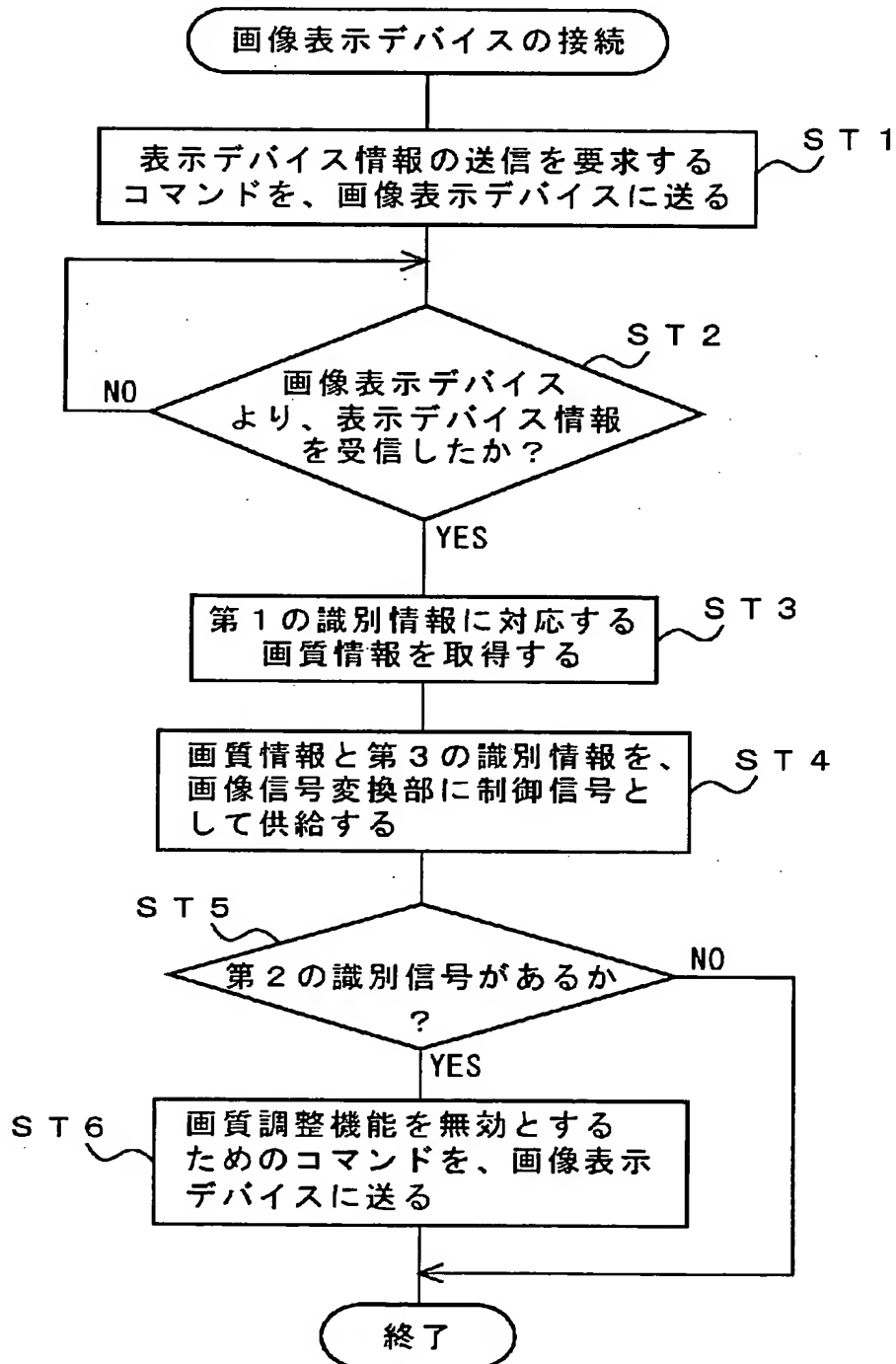
画像表示デバイスの種類、係数データの傾向、標準偏差 σ およびHD信号の種類の関係例を示す図である。

【符号の説明】

1 0 0 . . . テレビ受信機、1 0 1 . . . システムコントローラ、1 0 2 . . . リモコン信号受信回路、1 0 5 . . . 受信アンテナ、1 0 6 . . . チューナ、1 0 7 . . . 外部入力端子、1 1 0 . . . 画像信号変換部、1 1 1 . . . 画像表示デバイス、1 2 1 . . . 第1のタップ選択回路、1 2 2 . . . 第2のタップ選択回路、1 2 3 . . . 第3のタップ選択回路、1 2 4 . . . 空間クラス検出回路、1 2 5 . . . 動きクラス検出回路、1 2 6 . . . クラス合成回路、1 2 7 . . . 推定予測演算回路、1 2 8 . . . 線順次変換回路、1 2 9 . . . 出力端子、1 3 0 ~ 1 3 3 . . . レジスタ、1 3 4 . . . 係数メモリ、1 3 5 . . . 情報メモリバンク、1 5 0 . . . 係数データ生成装置、1 5 1 . . . 入力端子、1 5 2 . . . 2次元間引きフィルタ、1 5 3 . . . 第1のタップ選択回路、1 5 4 . . . 第2のタップ選択回路、1 5 5 . . . 第3のタップ選択回路、1 5 6 . . . タップ選択制御回路、1 5 7 . . . 空間クラス検出回路、1 5 8 . . . 動きクラス検出回路、1 5 9 . . . クラス合成回路、1 6 0 . . . 正規方程式生成部、1 6 1 . . . 係数データ決定部、1 6 2 . . . 係数メモリ、2 0 0 . . . リモコン送信機、3 0 1 . . . CPU、3 0 2 . . . ROM、3 0 3 . . . バスコントローラ、4 0 1 . . . CPU、4 0 2 . . . 操作部、4 0 3 . . . ROM、4 0 4 . . . バスコントローラ、4 0 5 . . . ビデオ信号入力端子、4 0 6 . . . 画質調整部、4 0 7 . . . 切換スイッチ、4 0 8 . . . 表示処理部、4 0 9 . . . 表示部

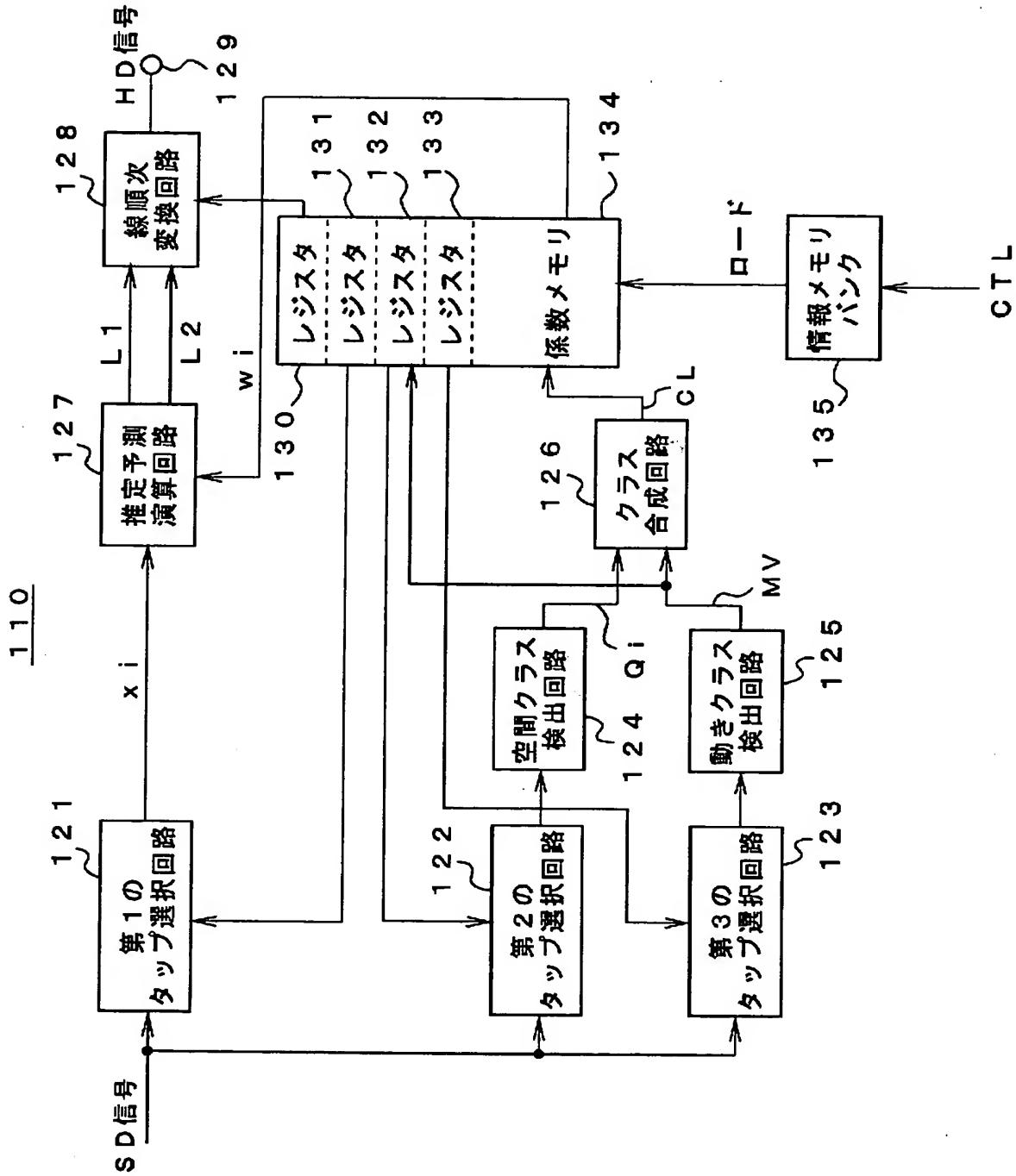
【図 2】

画像表示デバイス接続時の制御動作



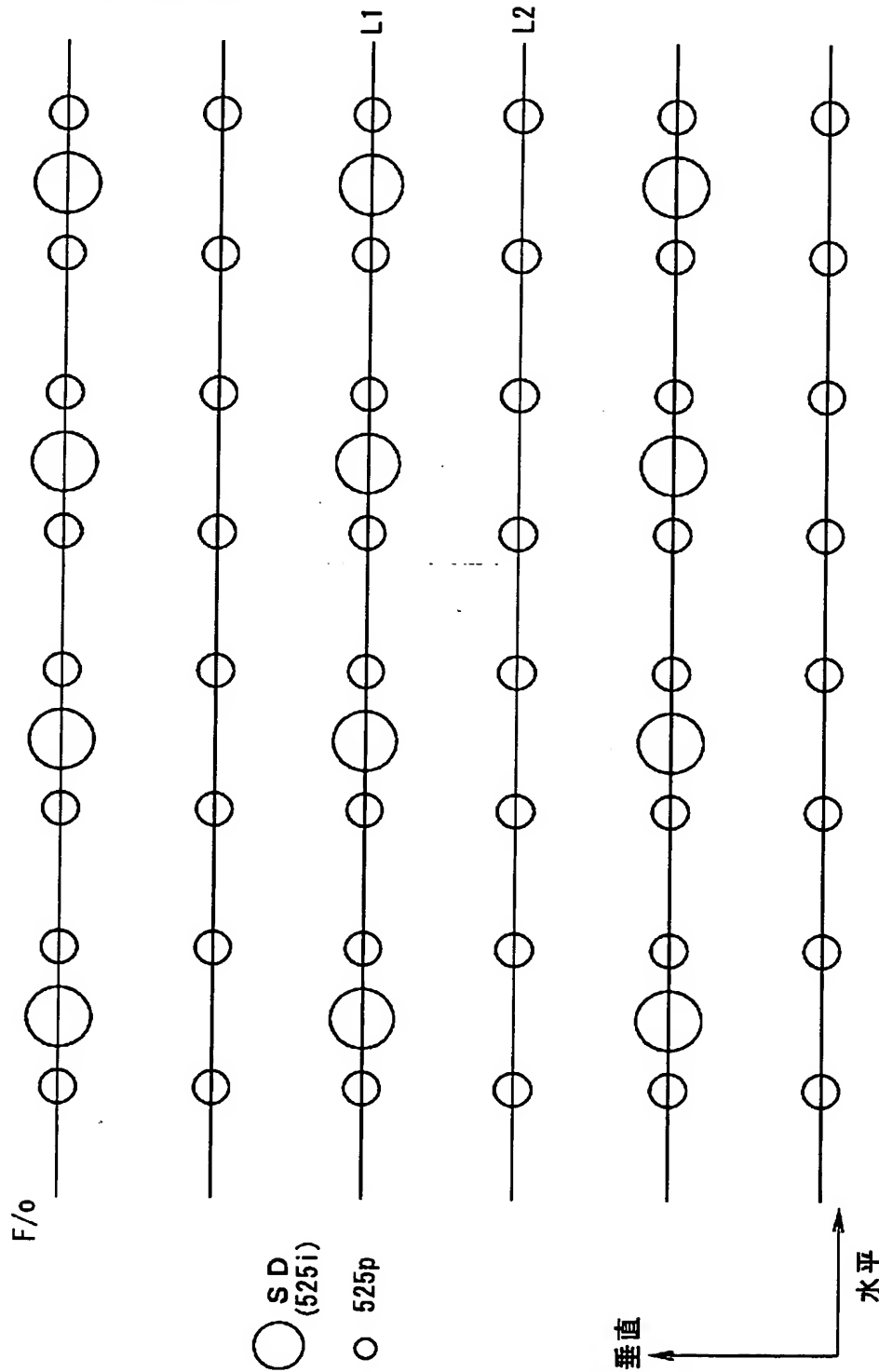
【図3】

画像信号変換部



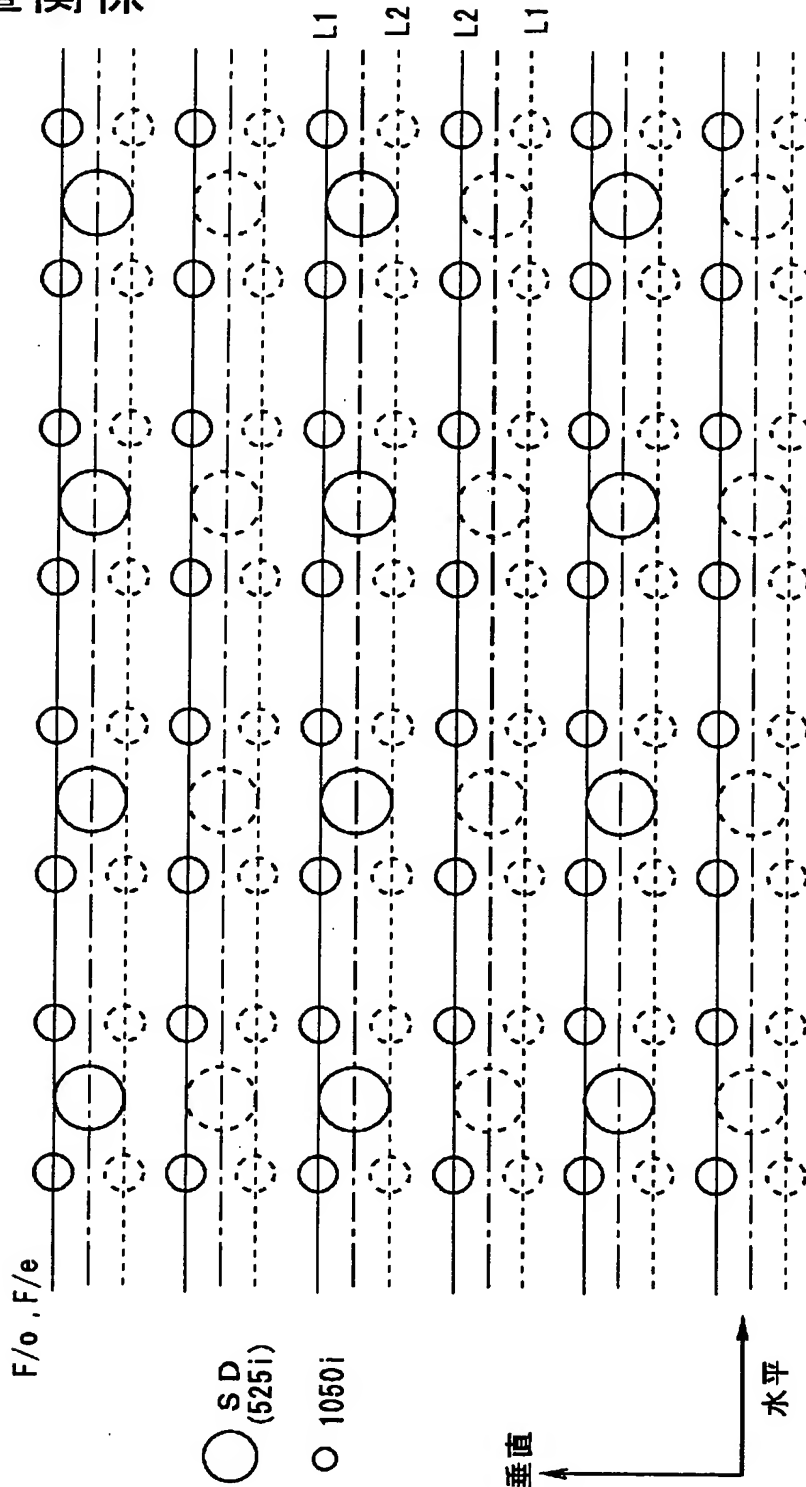
【図 4】

5 2 5 i 信号と 5 2 5 P 信号の画素位置関係



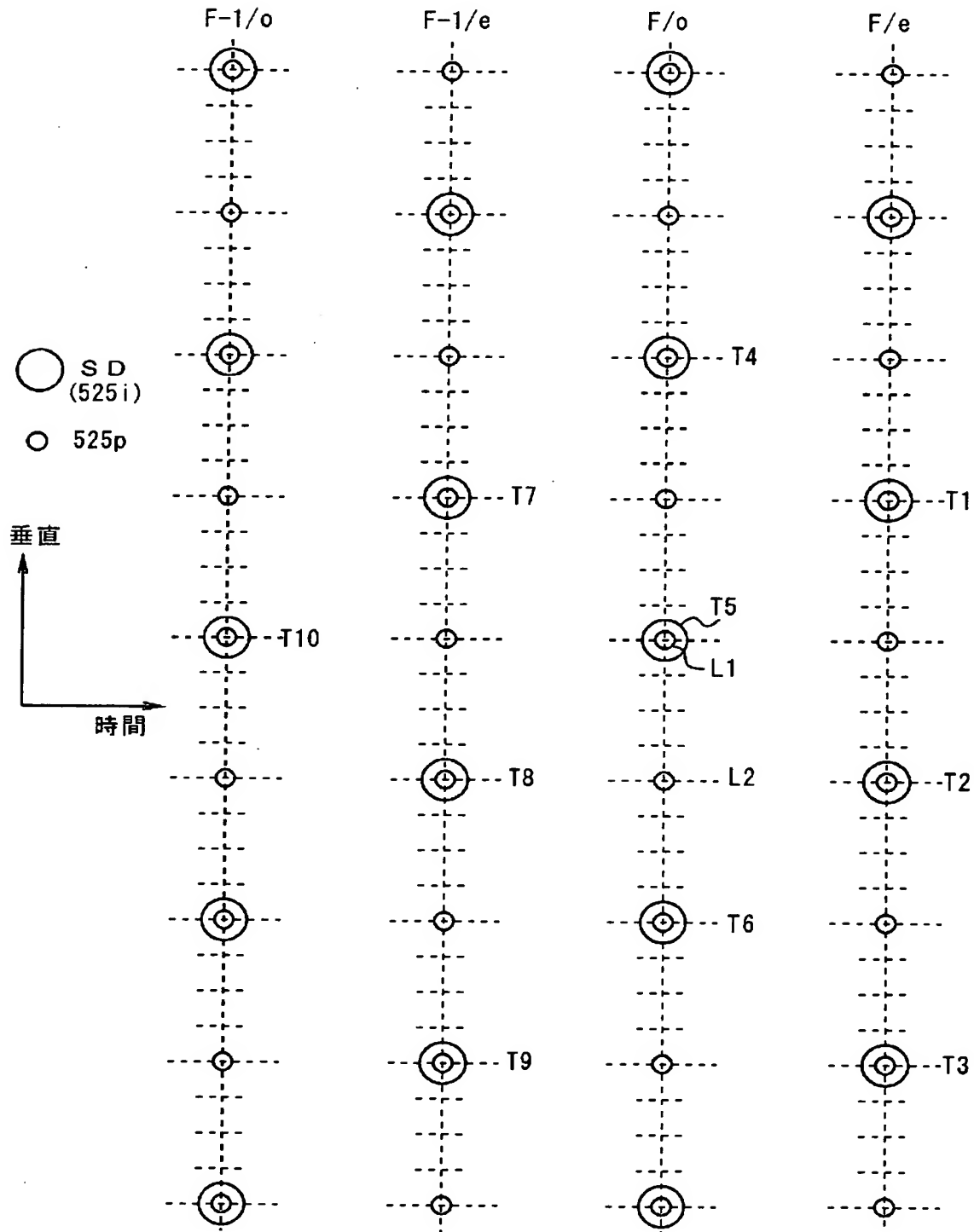
【図 5】

5 2 5 i 信号と 1 0 5 0 i 信号の画素位置関係



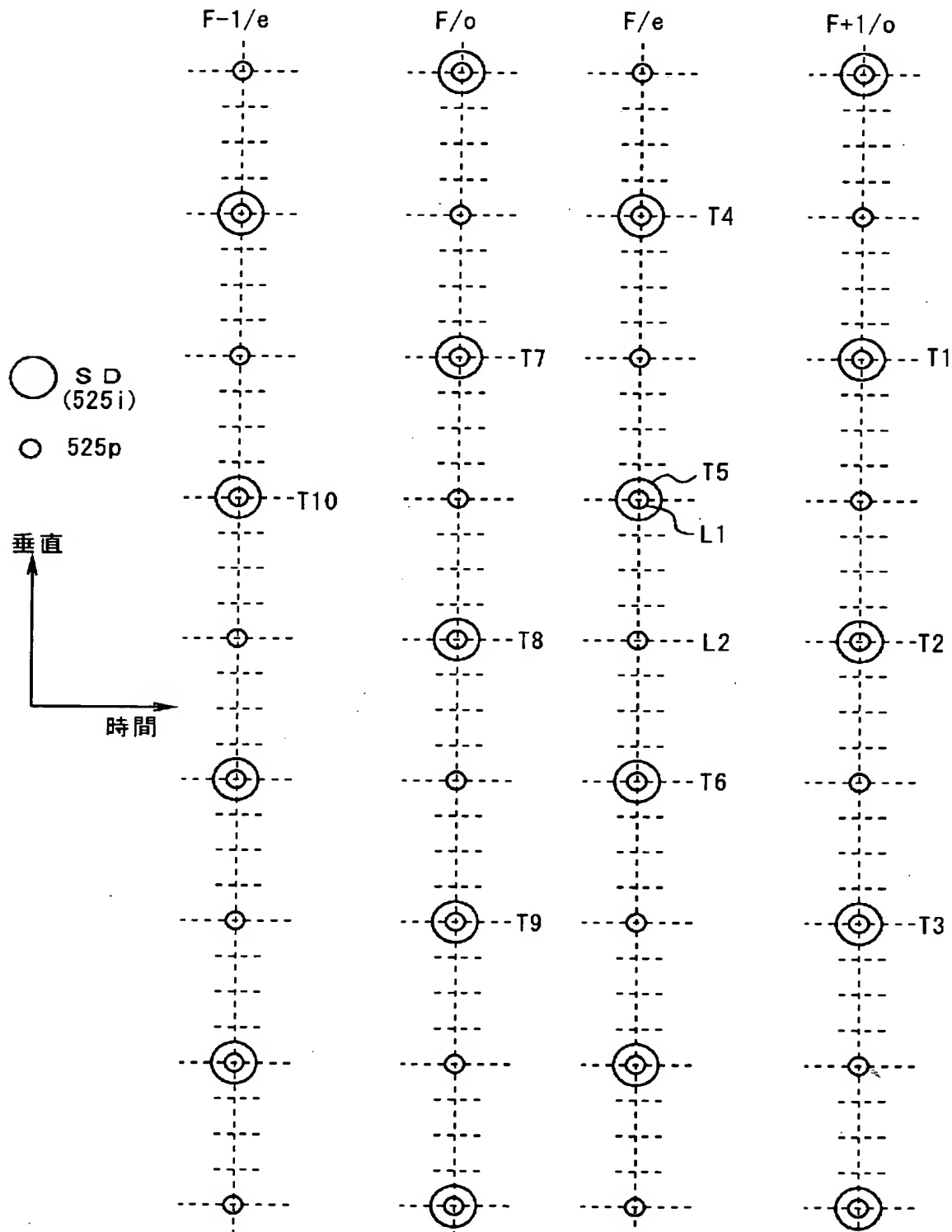
【図 6】

予測タップの例 (5 2 5 i \longrightarrow 5 2 5 p)



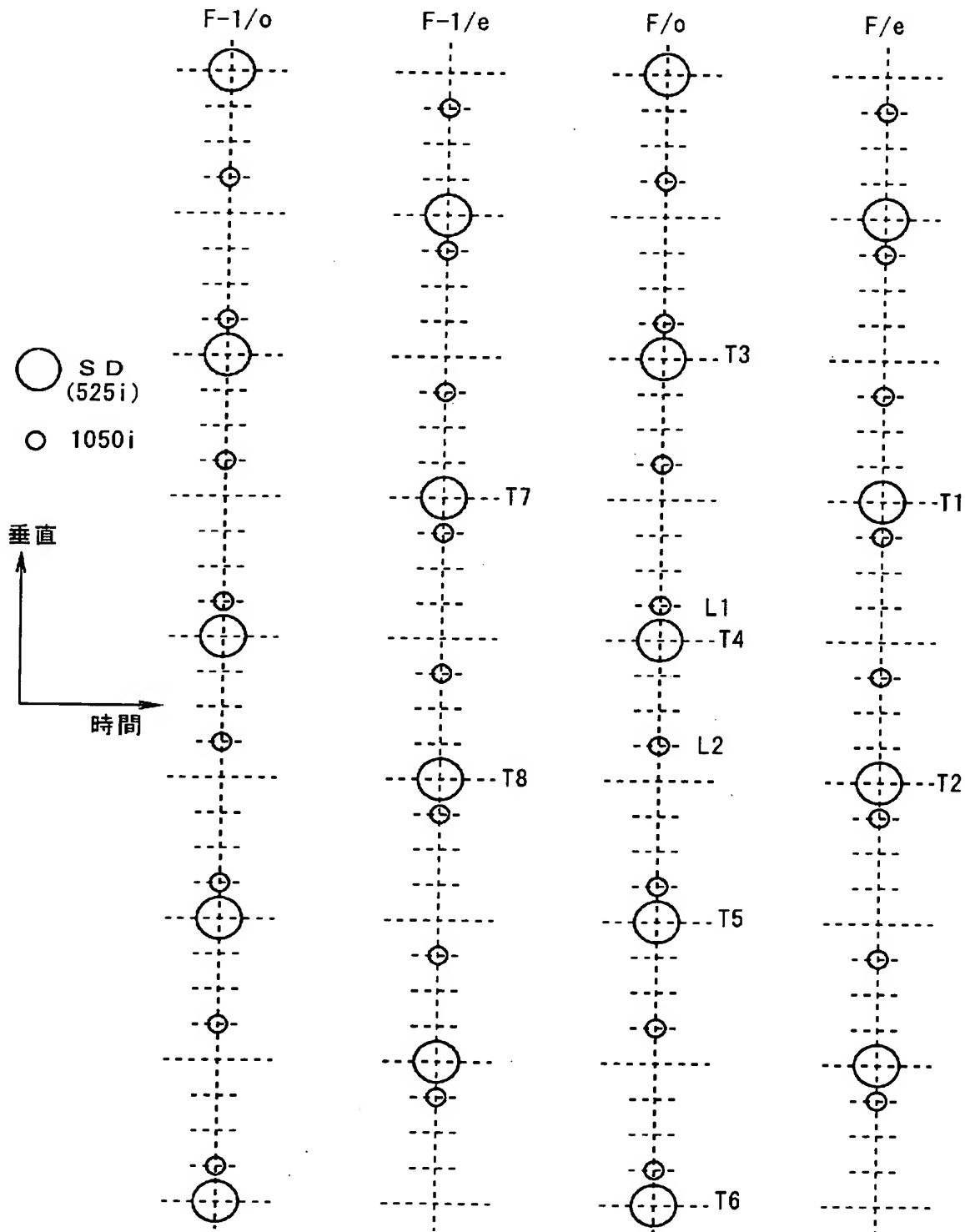
【図 7】

予測タップの例 (525i → 525p)



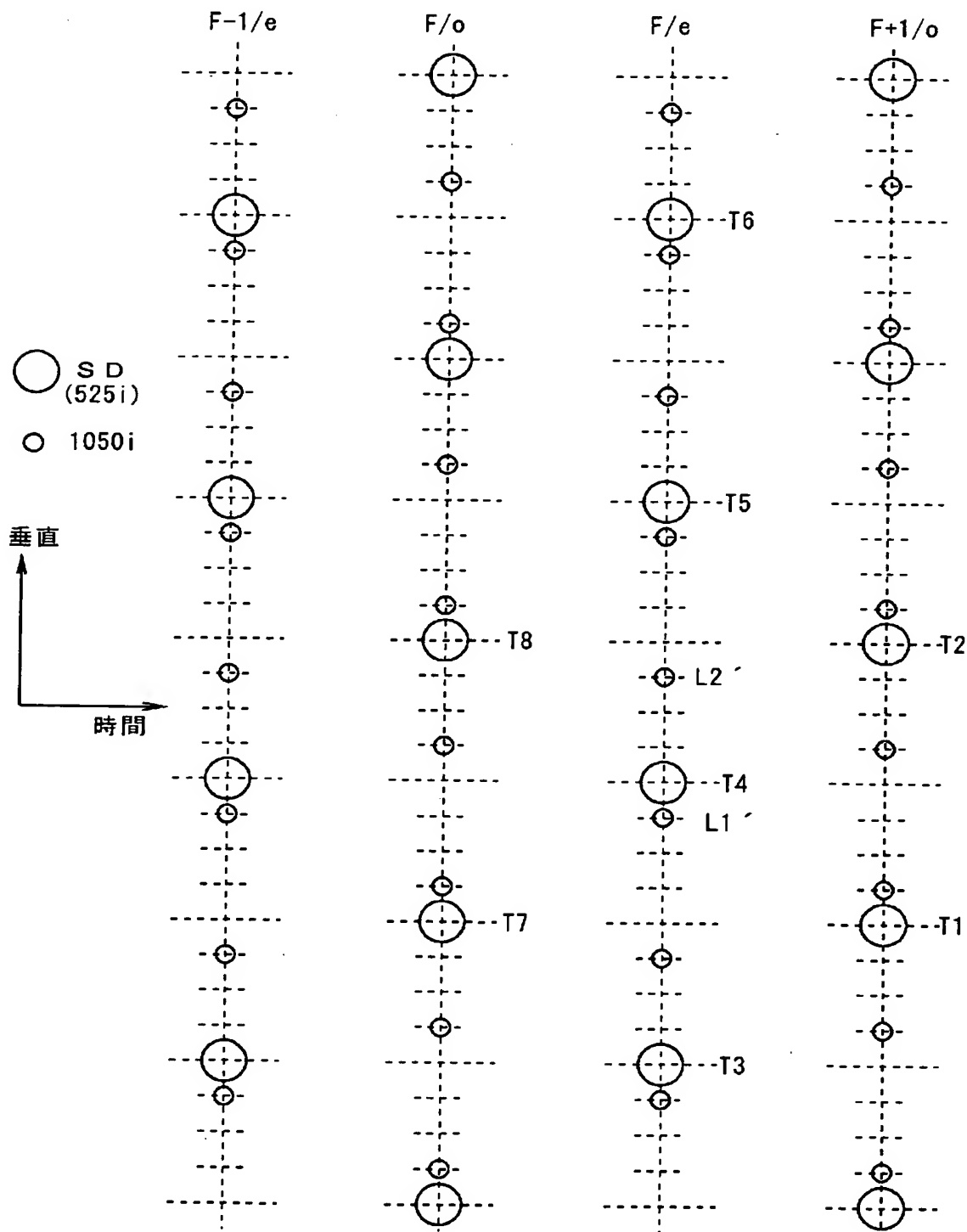
【図 8】

予測タップの例 (5 2 5 i → 1 0 5 0 i)



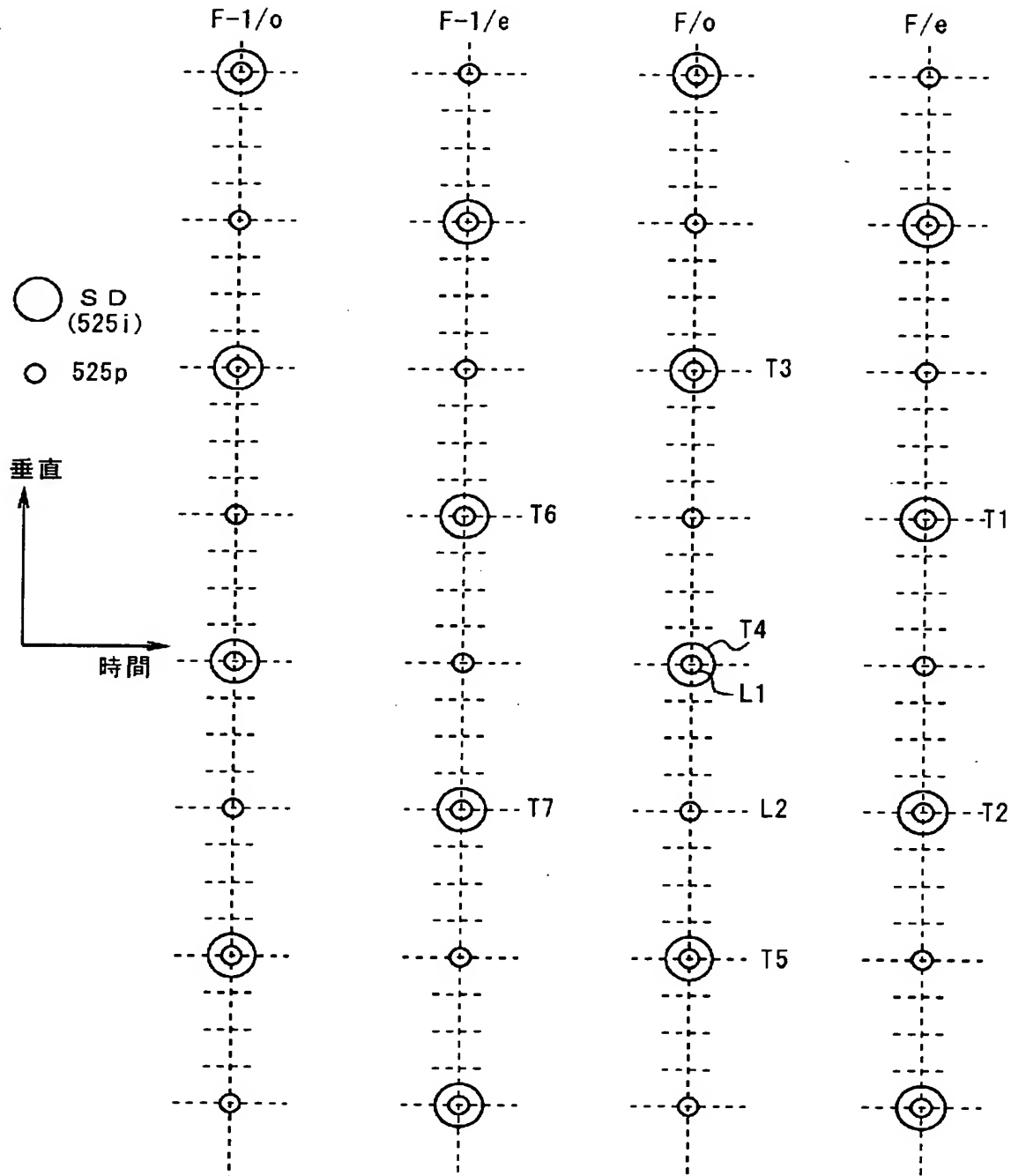
【図9】

予測タップの例 (525i → 1050i)



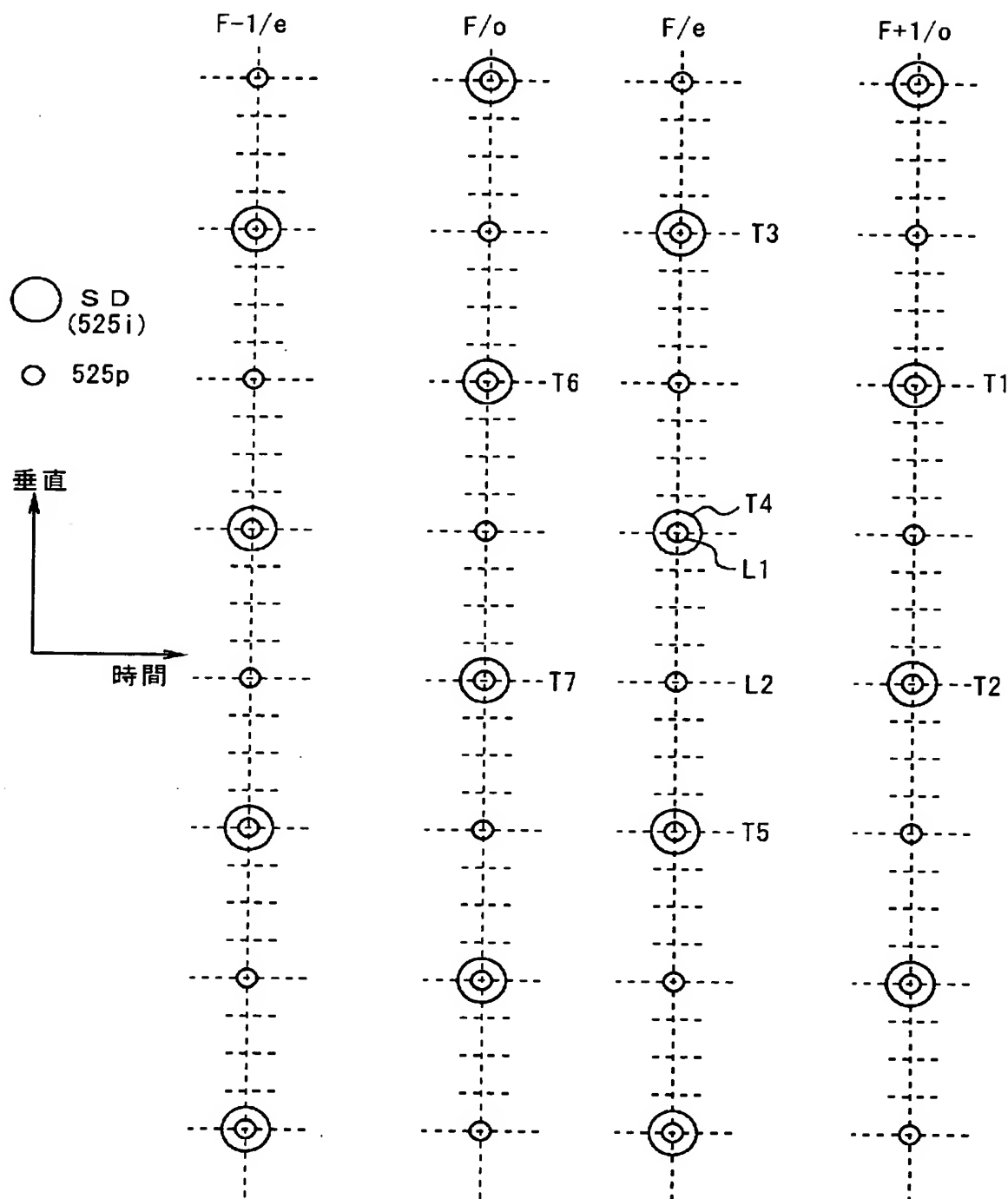
【図 1 0】

空間クラスタップの例
(5 2 5 i → 5 2 5 p)



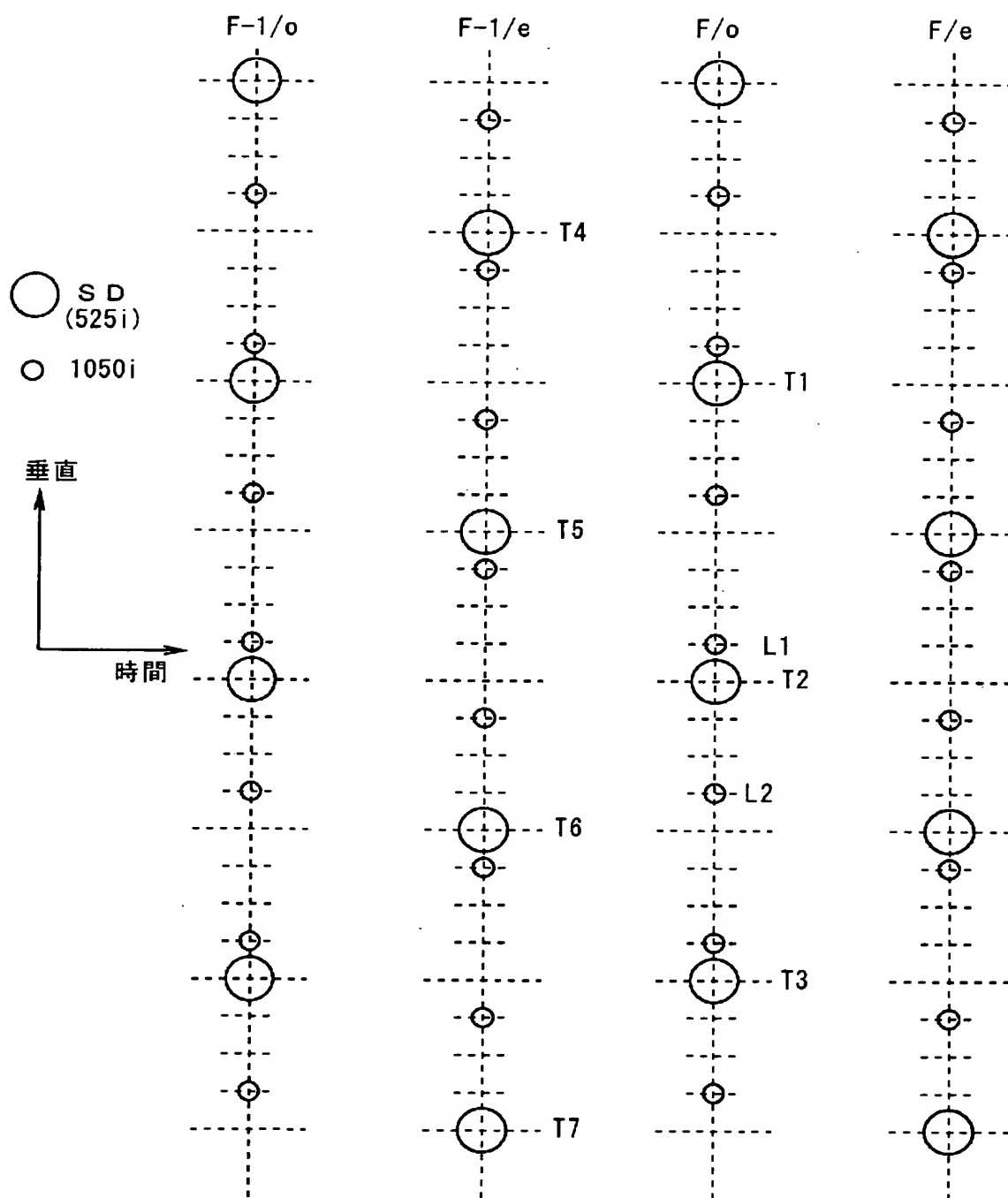
【図 1 1】

空間クラスタップの例 (5 2 5 i → 5 2 5 p)



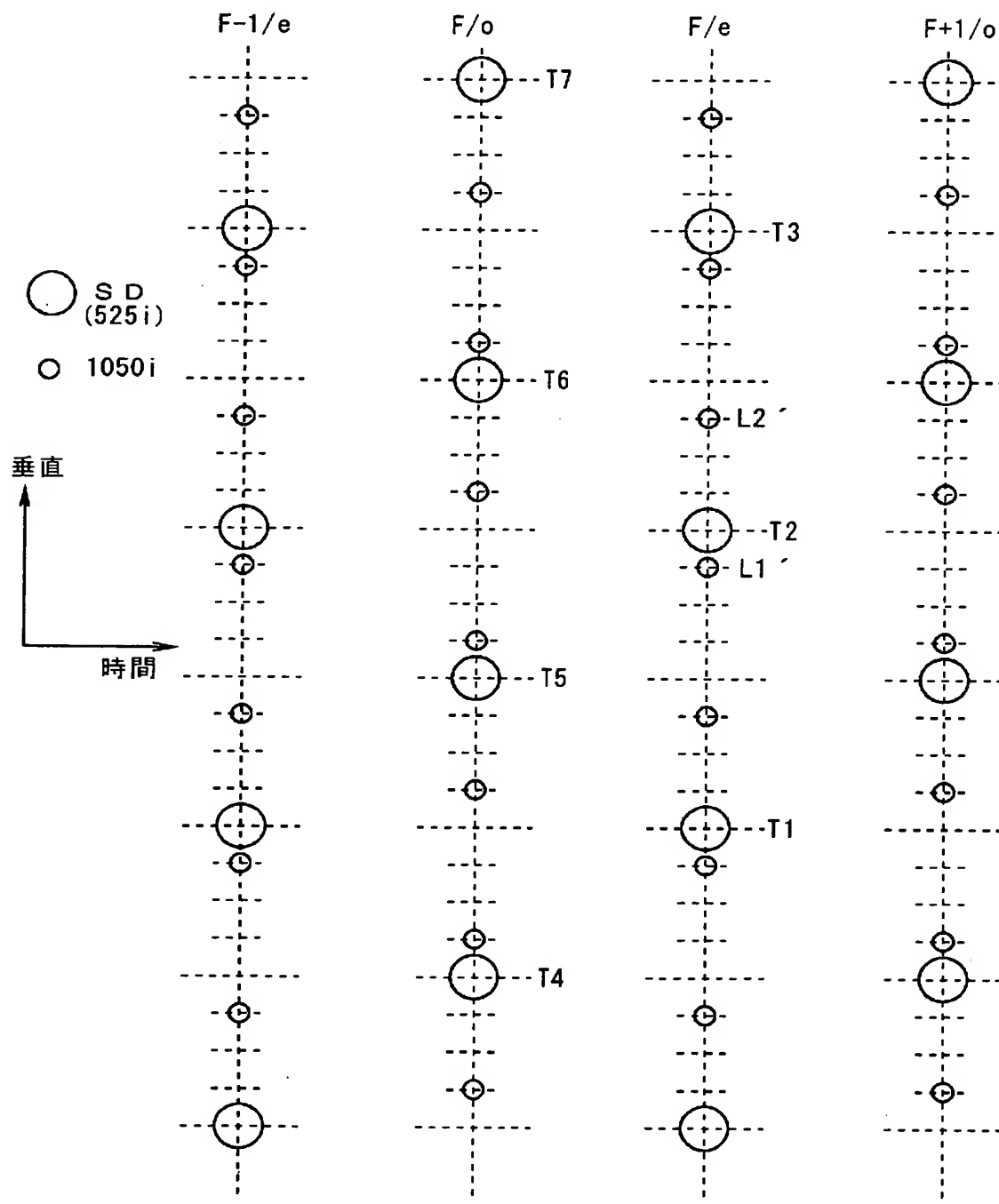
【図 1 2】

空間クラスターの例 (5 2 5 i → 1 0 5 0 i)



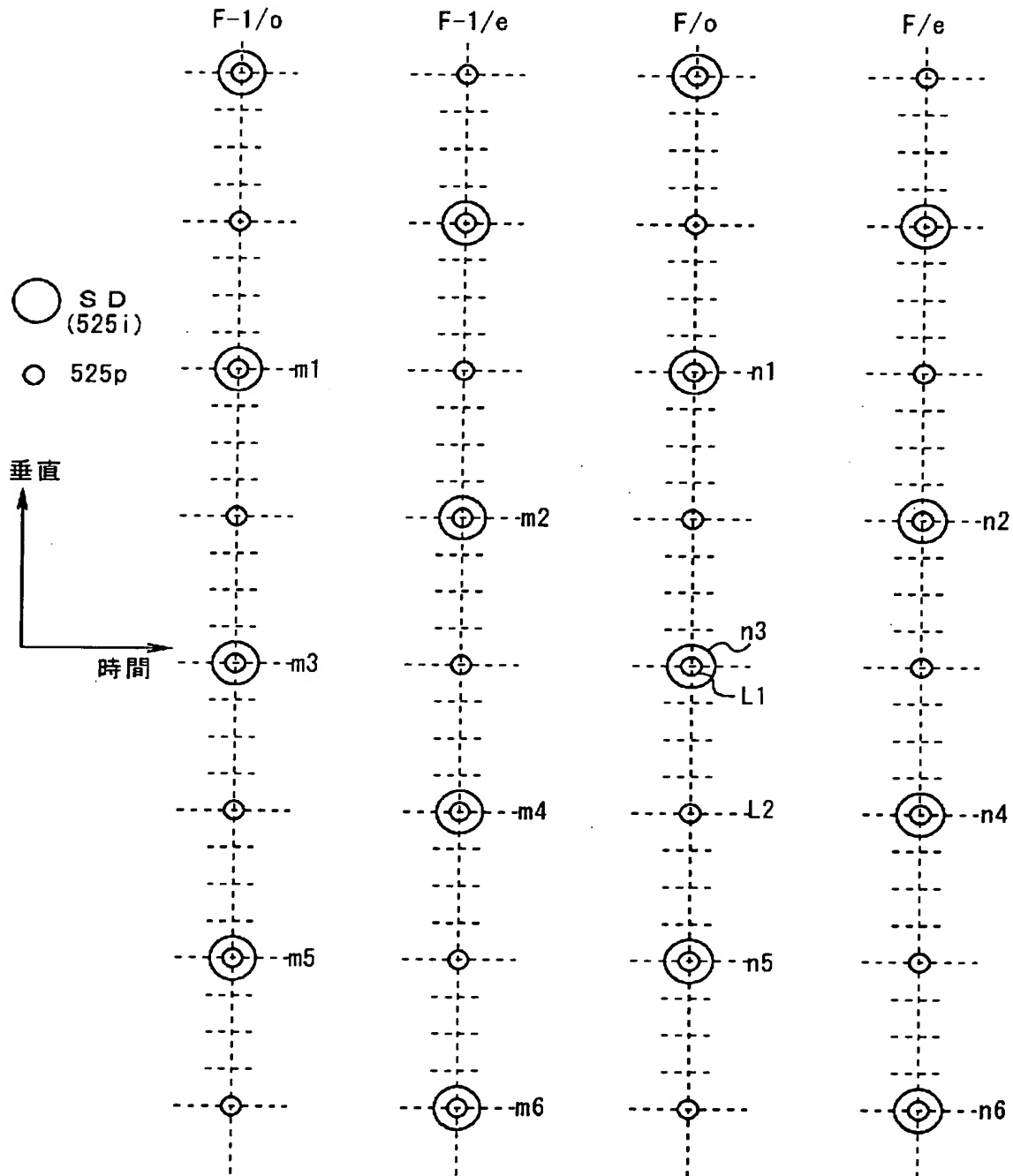
【図 13】

空間クラスタップの例 (525i → 1050i)



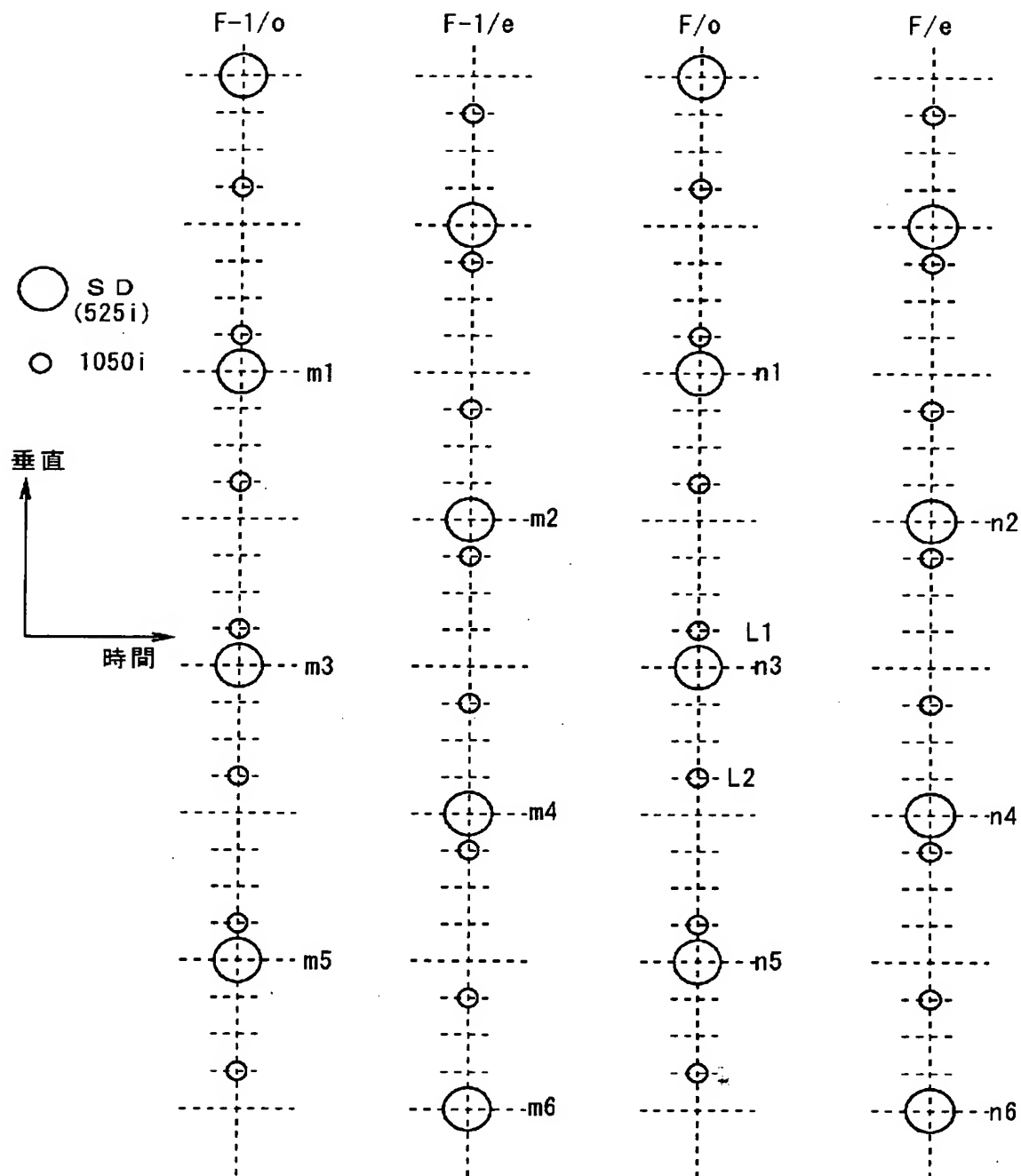
【図 1 4】

動きクラスタップの例
(5 2 5 i → 5 2 5 p)



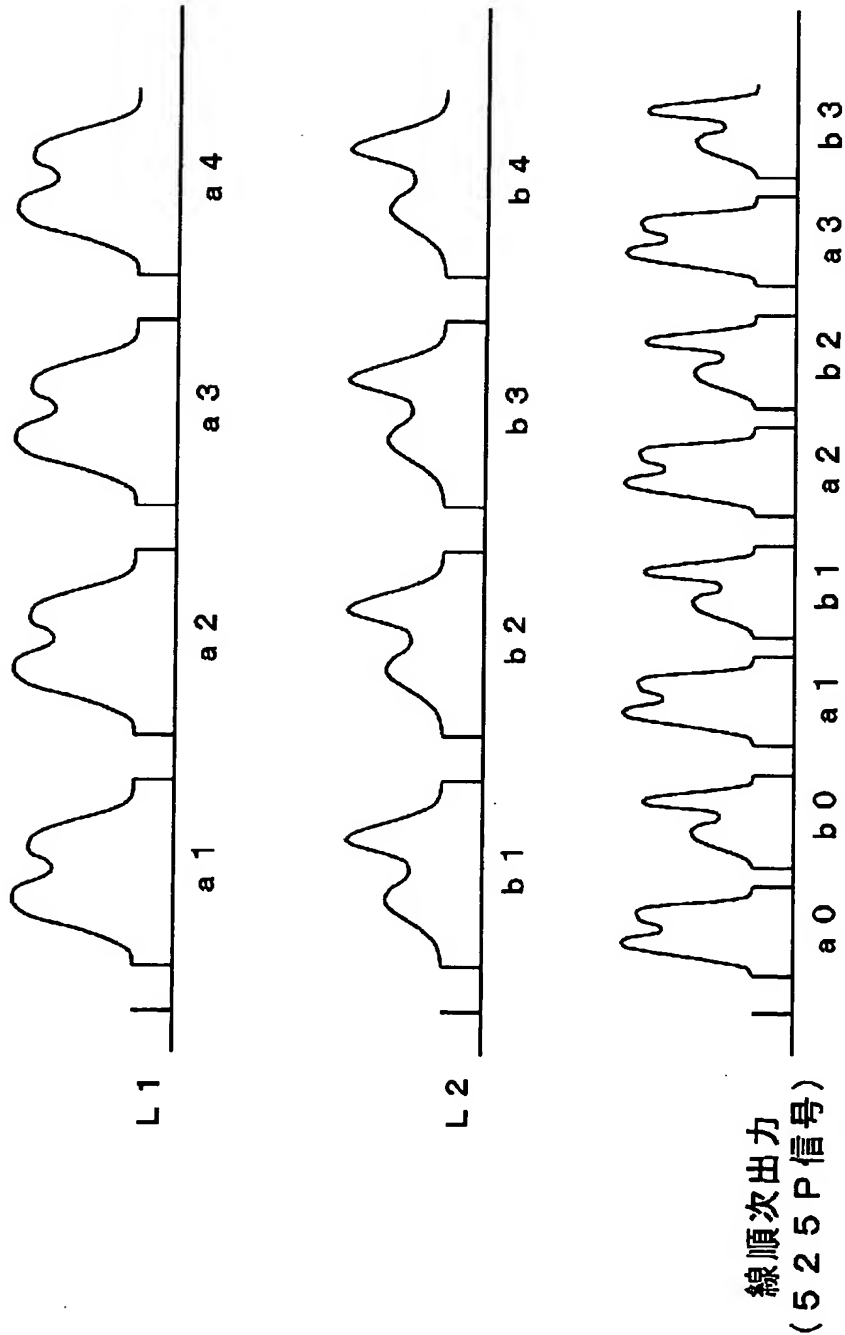
【図 1 5】

動きクラスタップの例
(5 2 5 i → 1 0 5 0 i)



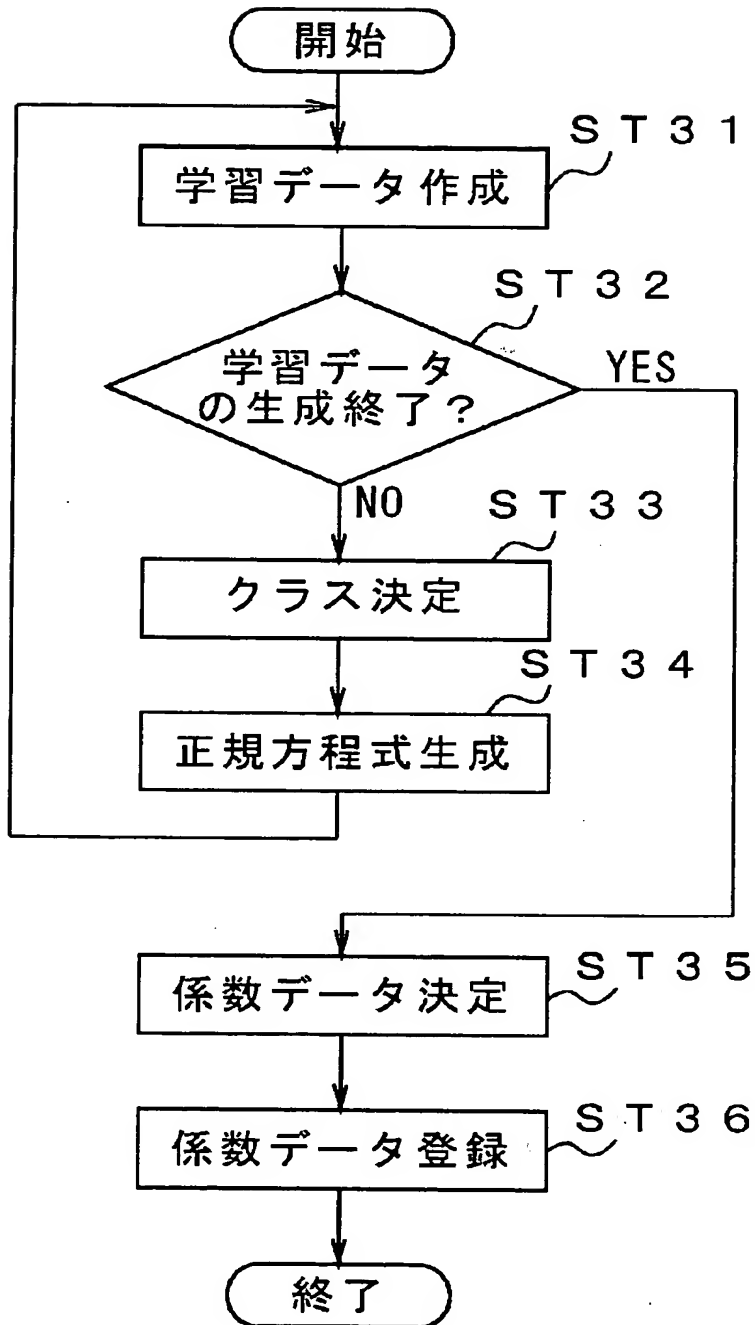
【図16】

525P信号を出力する場合の ライン倍速処理



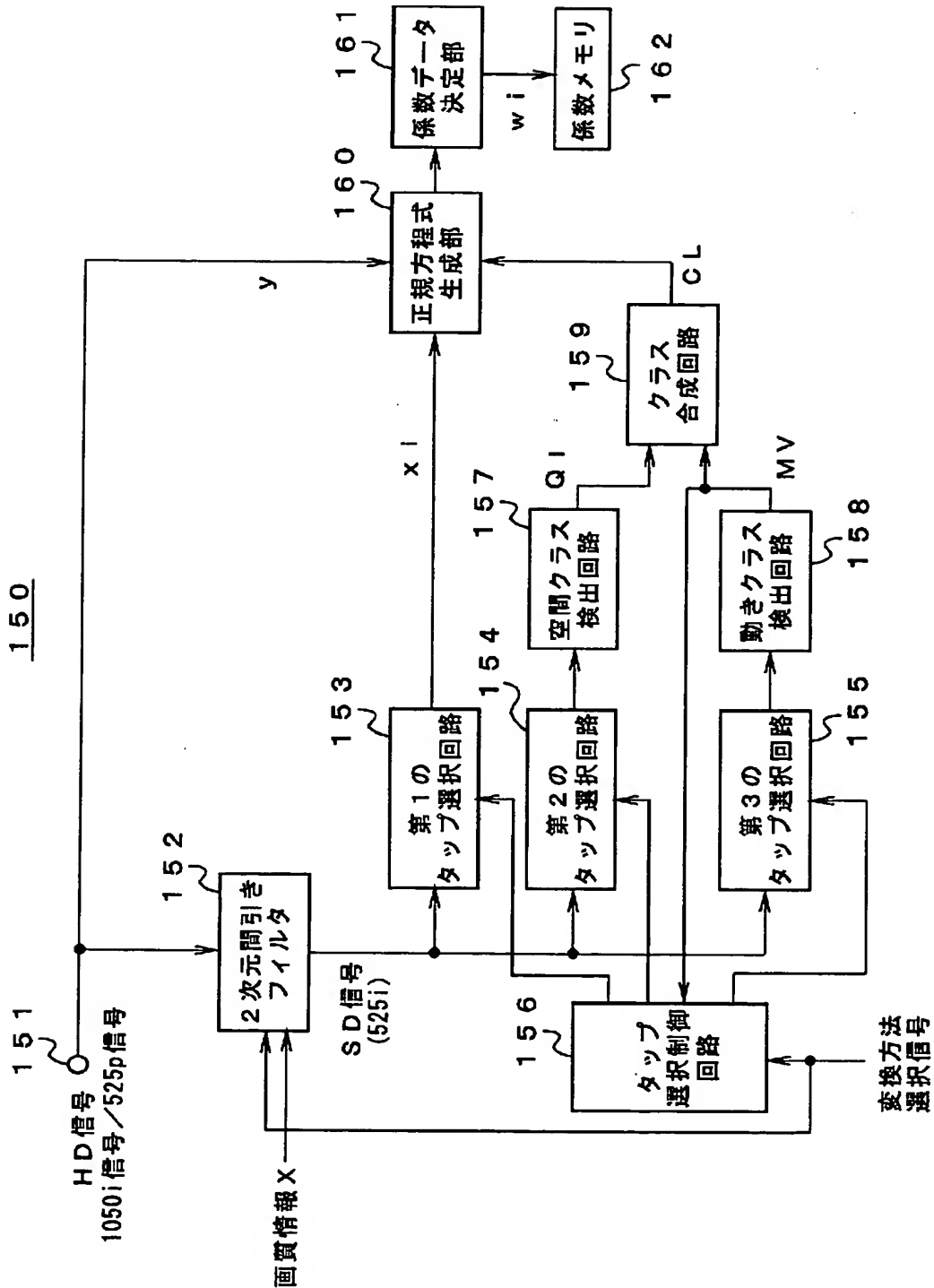
【図 1 7】

係数データの学習フロー



【図 18】

係数データ生成装置



【図19】

画像表示デバイスの種類、係数データの傾向、
標準偏差 σ およびHD信号の種類の関係例

画像表示デバイスの種類	係数データの傾向	標準偏差 σ	HD信号の種類
CRTディスプレイ	ノーマル	2.0	I or P
液晶ディスプレイ	少しLPF系	1.6	I
プラズマディスプレイ	少しHPF系	2.4	P
プロジェクタ	HPF系	2.8	P

【書類名】 要約書

【要約】

【課題】 出力画像信号による画像の画質を、自動的に画像表示デバイスに適應したものとする。

【解決手段】 画像信号変換部 1 1 0 で S D 信号 (525i) を H D 信号 (525p 等) に変換し、この H D 信号を画像表示デバイス 1 1 1 に供給して画像表示をする。システムコントローラ 1 0 1 の C P U 3 0 1 は、デバイス 1 1 1 より、C R T ディスプレイ、液晶ディスプレイ等のデバイス種類を示す識別情報を受信し、それに対応した画質情報 X を R O M 3 0 2 より読み出し、変換部 1 1 0 に制御信号 C T L として供給する。変換部 1 1 0 は、その画質情報 X に対応した係数データを使用して、推定式で、H D 信号の画素データを得る。これにより、変換部 1 1 0 で得られる H D 信号による画像の画質は自動的にデバイス 1 1 1 に適應したものとなり、ユーザは別途コントラストやシャープネス等の調整を行うことが不要となる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都品川区北品川6丁目7番35号
氏 名	ソニー株式会社